

半導体デバイスの 電氣的破壊試験と故障解析

(クオルテック) ○金子 卓史、神田 隆行、東 尚希、薬丸 昇
坂口 真司、藤原 優、池本 裕、土屋 英晴

日本科学技術連盟 第48回 信頼性・保全性シンポジウム @日本教育会館

- ① 「解析手法の共有」
- ② 「故障再現実験事例の共有」

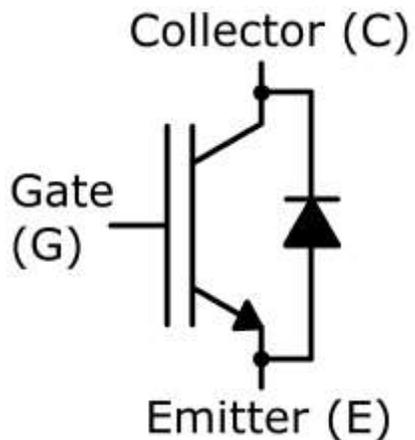
再現実験を行うことによって、破壊ストレスの種類とその結果として引き起こされた破壊の状況を対応付ける。

今回は代表的な破壊要因としてEOS破壊、ESD破壊の再現実験を行った。

サンプルについて

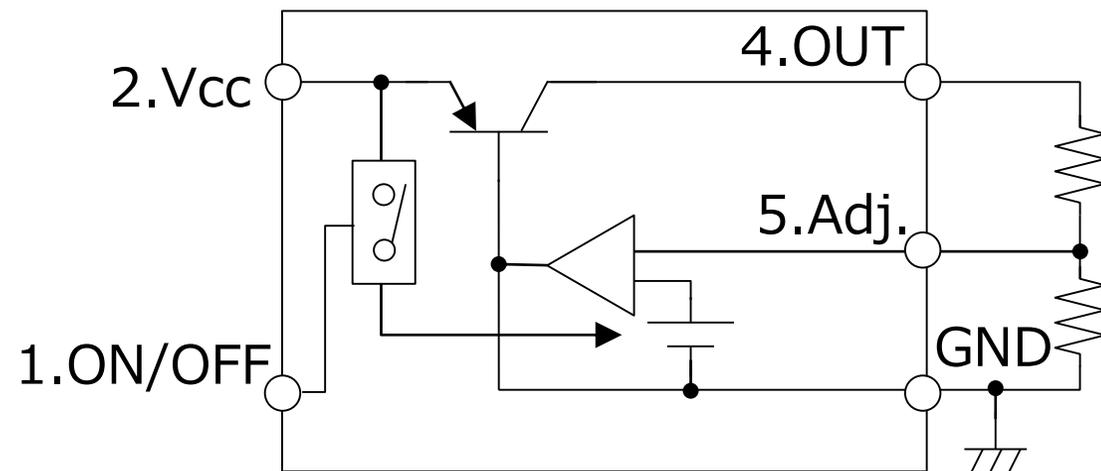
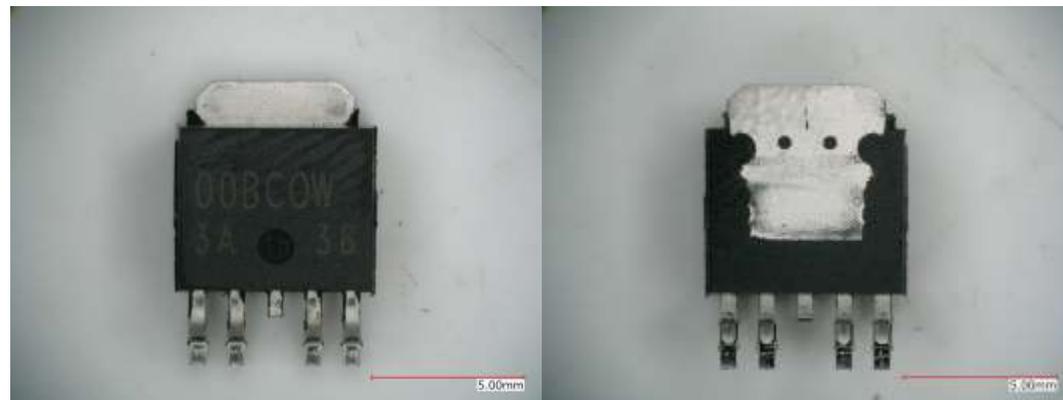
表面
(チップ面)

裏面
(マウント面)



G C E

E C G



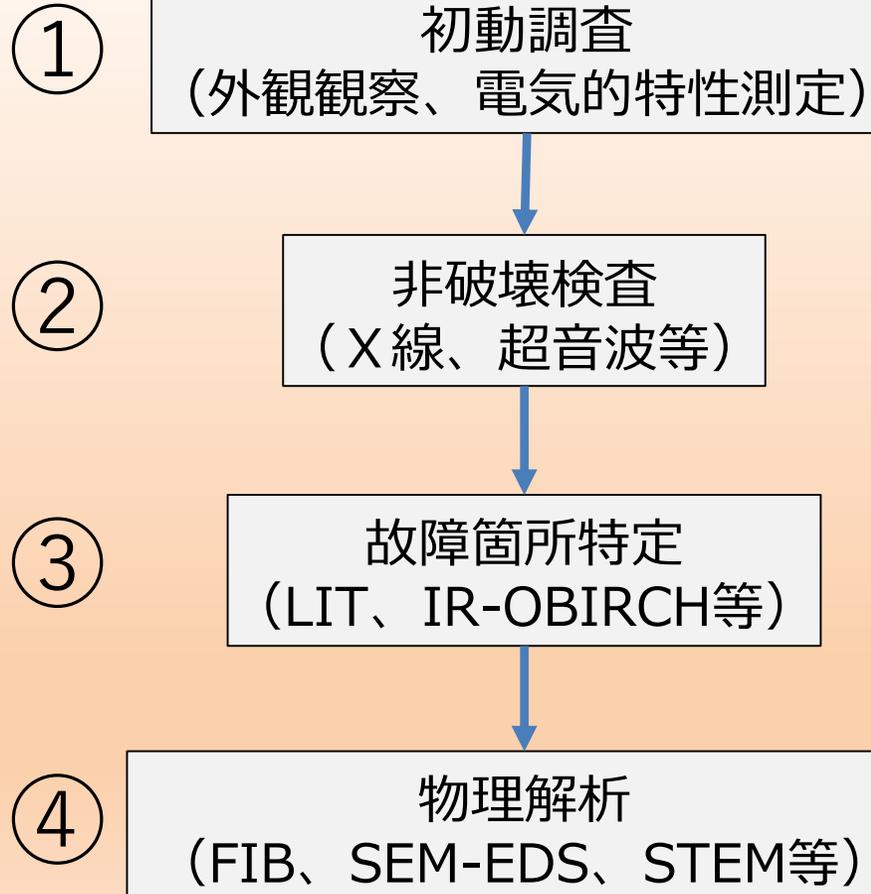
$V_{CE-max}: 650V, I_{c-max} (at 25^{\circ}C): 80A$

RC-IGBT

リニアレギュレータ

解析手順

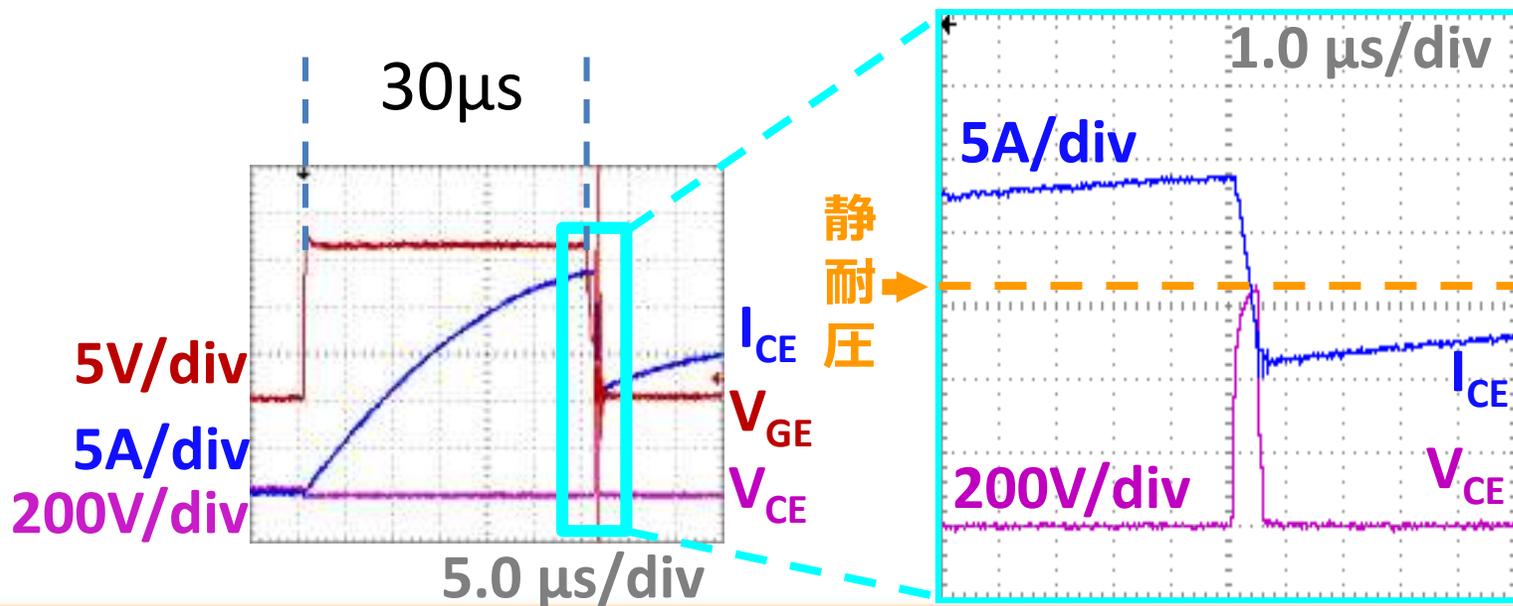
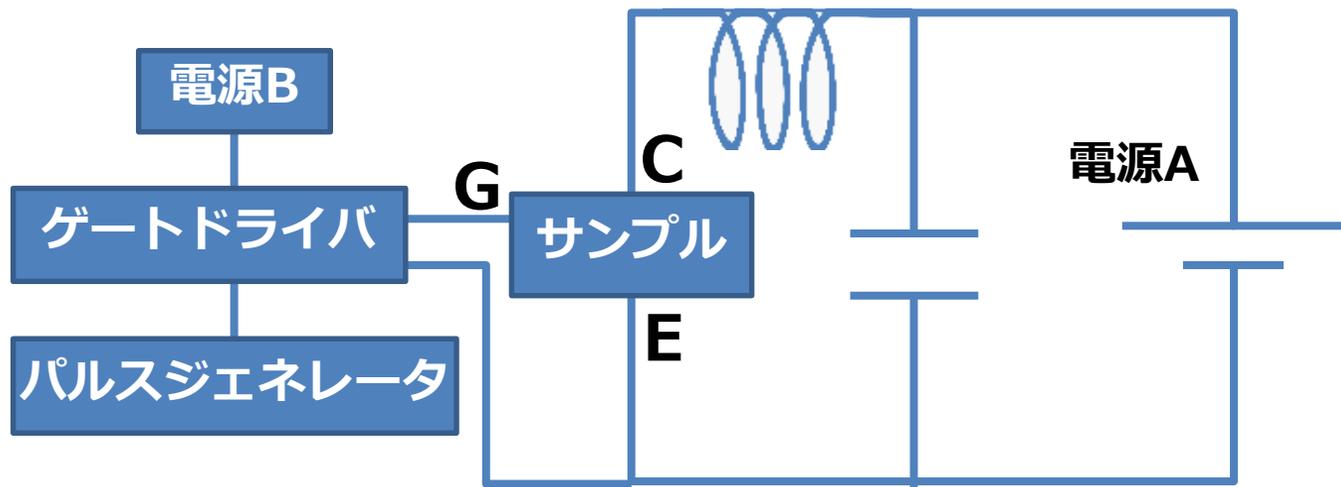
基本的な故障解析アプローチ



破壊箇所をなるべく変質させないよう、仮説と検証を繰り返しながら進めていく。

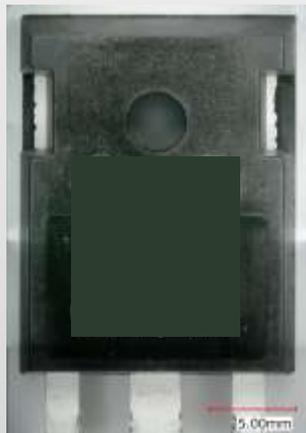
EOS破壊品の故障解析

EOS破壊サンプルの作製



外観と電気的特性の測定

外観



G C E

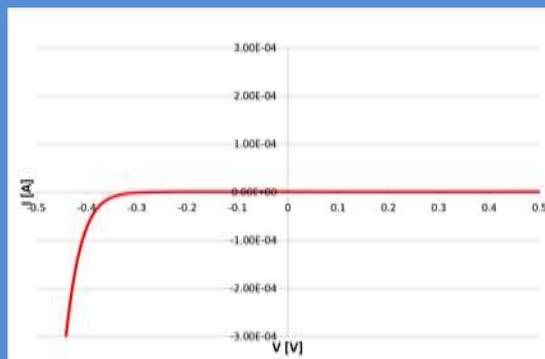


E C G

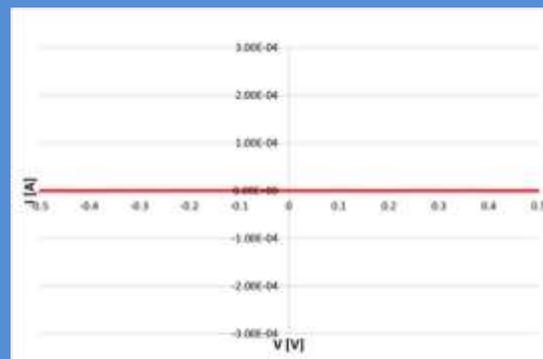
電気的特性

良品

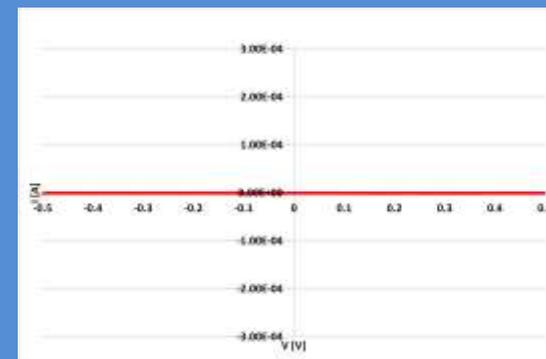
C - E間



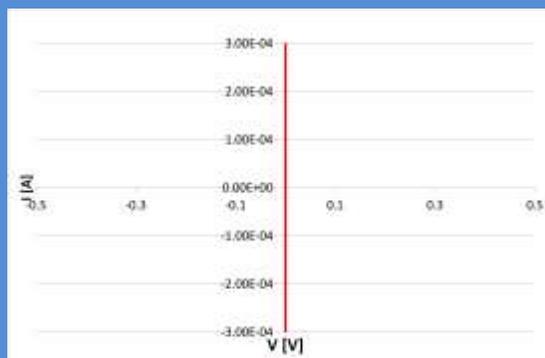
C - G間



G - E間



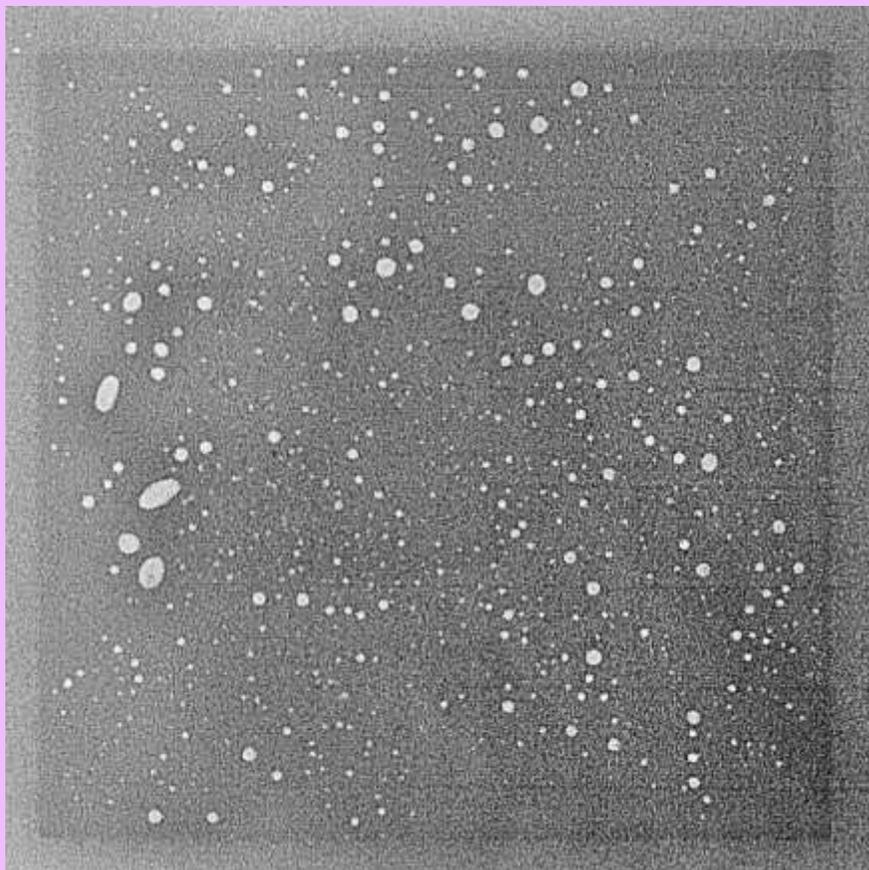
破壊品



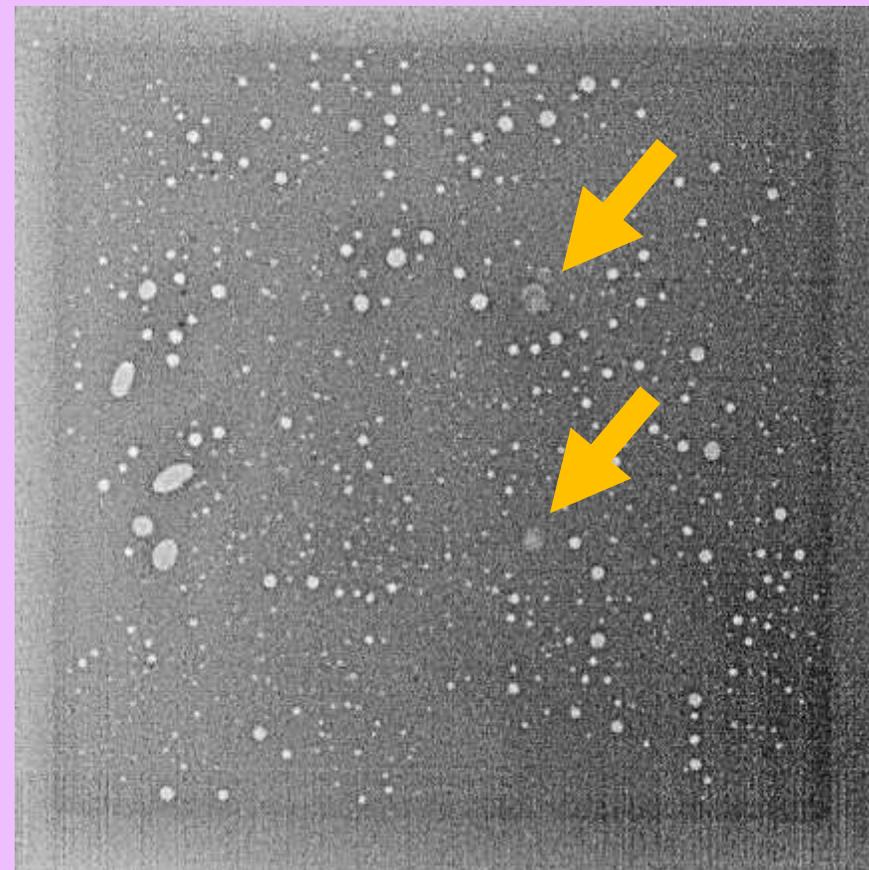
非破壊解析① X線透視

X線

良品



破壊品



非破壊解析② 超音波探傷

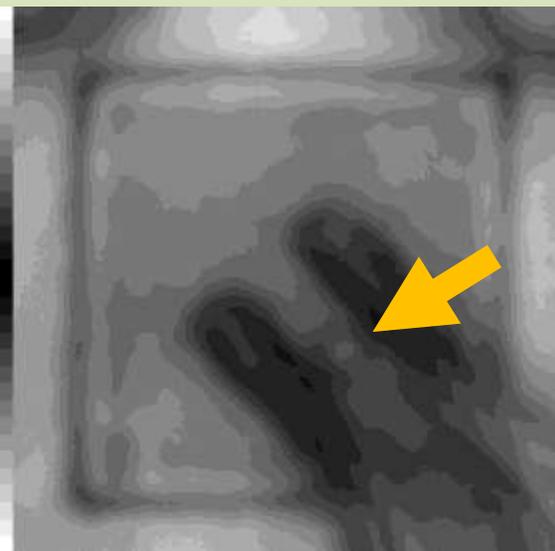
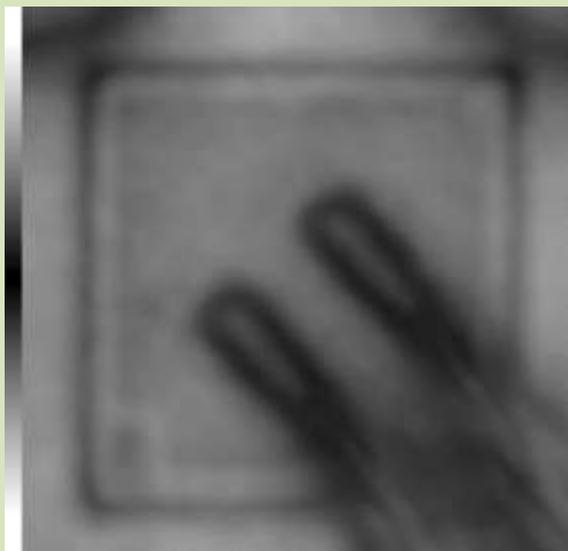
超音波

良品

破壊品

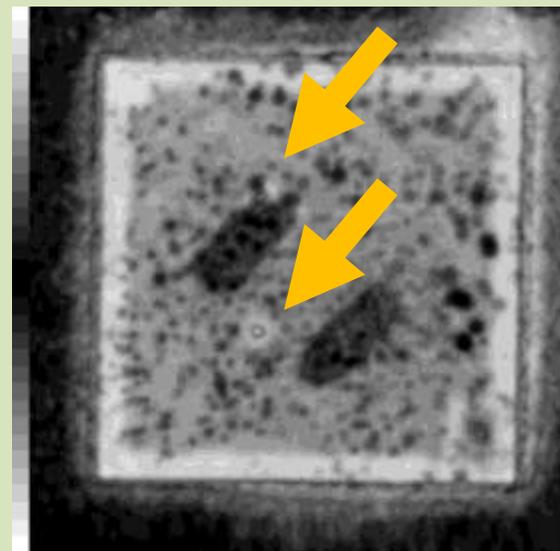
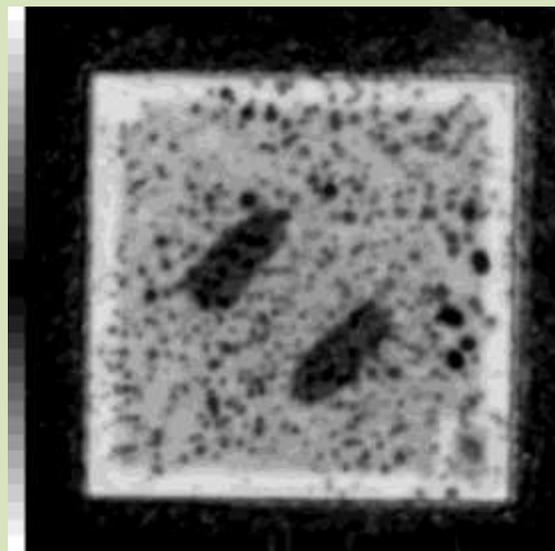
良品

破壊品



15 MHz

チップ面



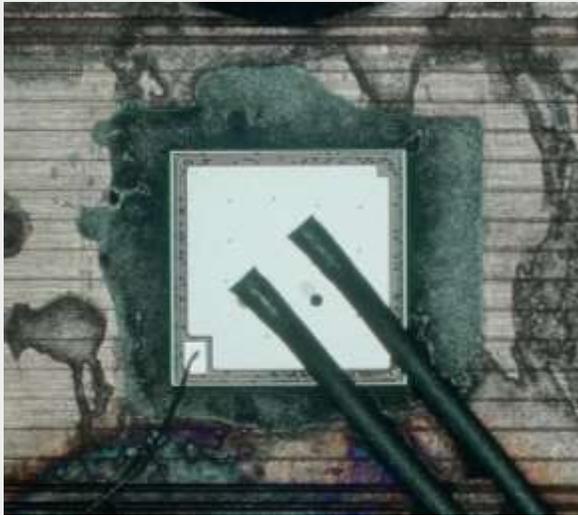
50 MHz

マウント面

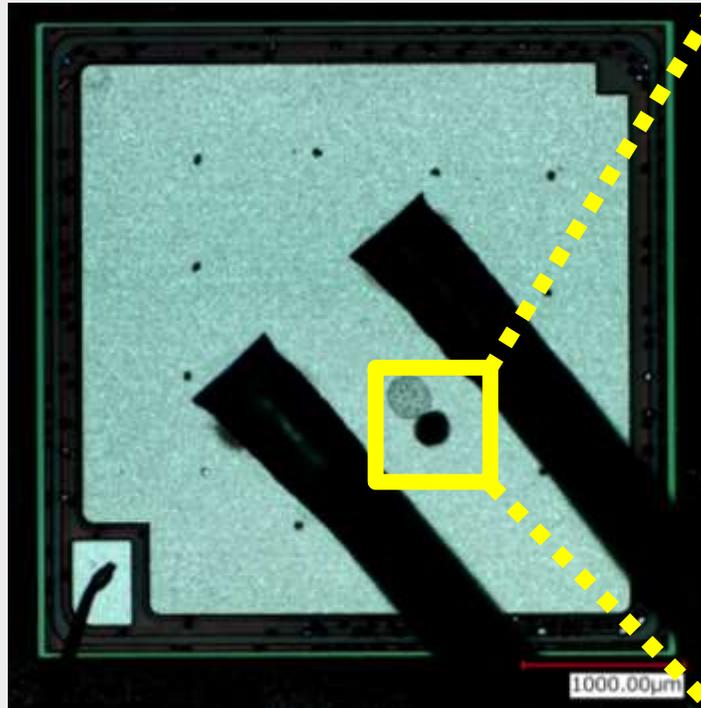
開封と外観観察

外観

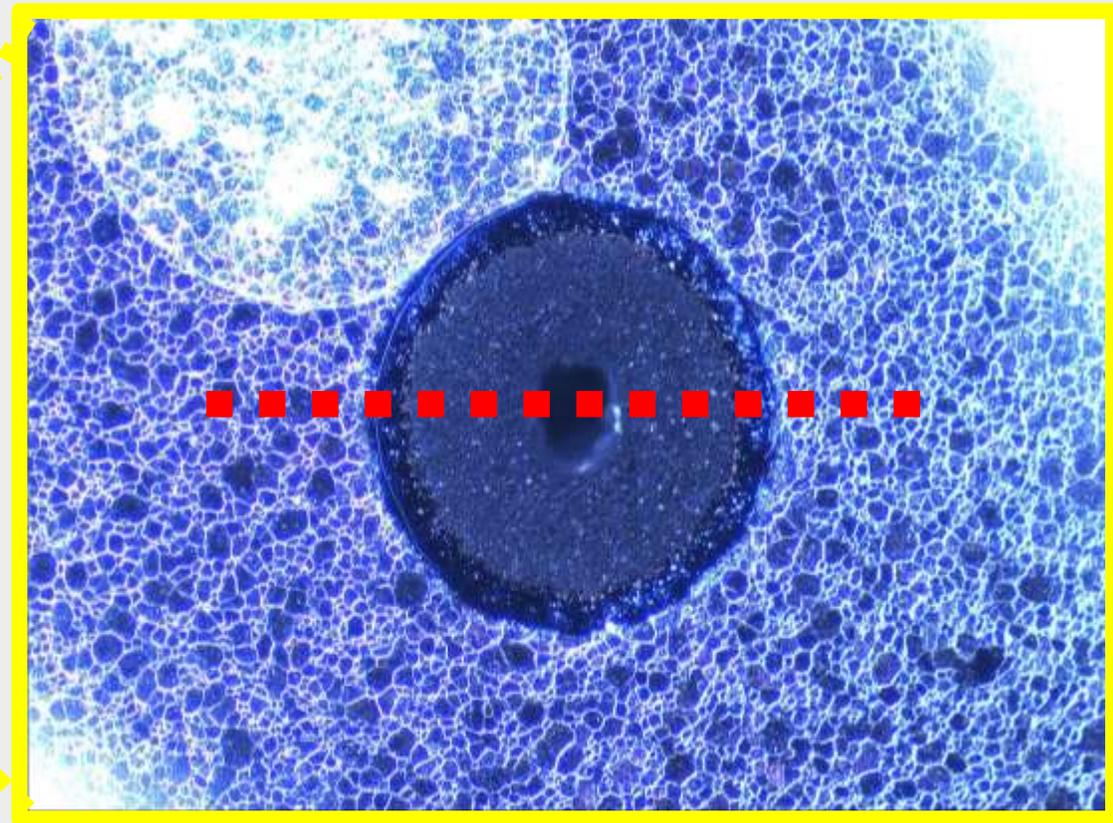
樹脂開封後



チップ全体像
(AI電極層)

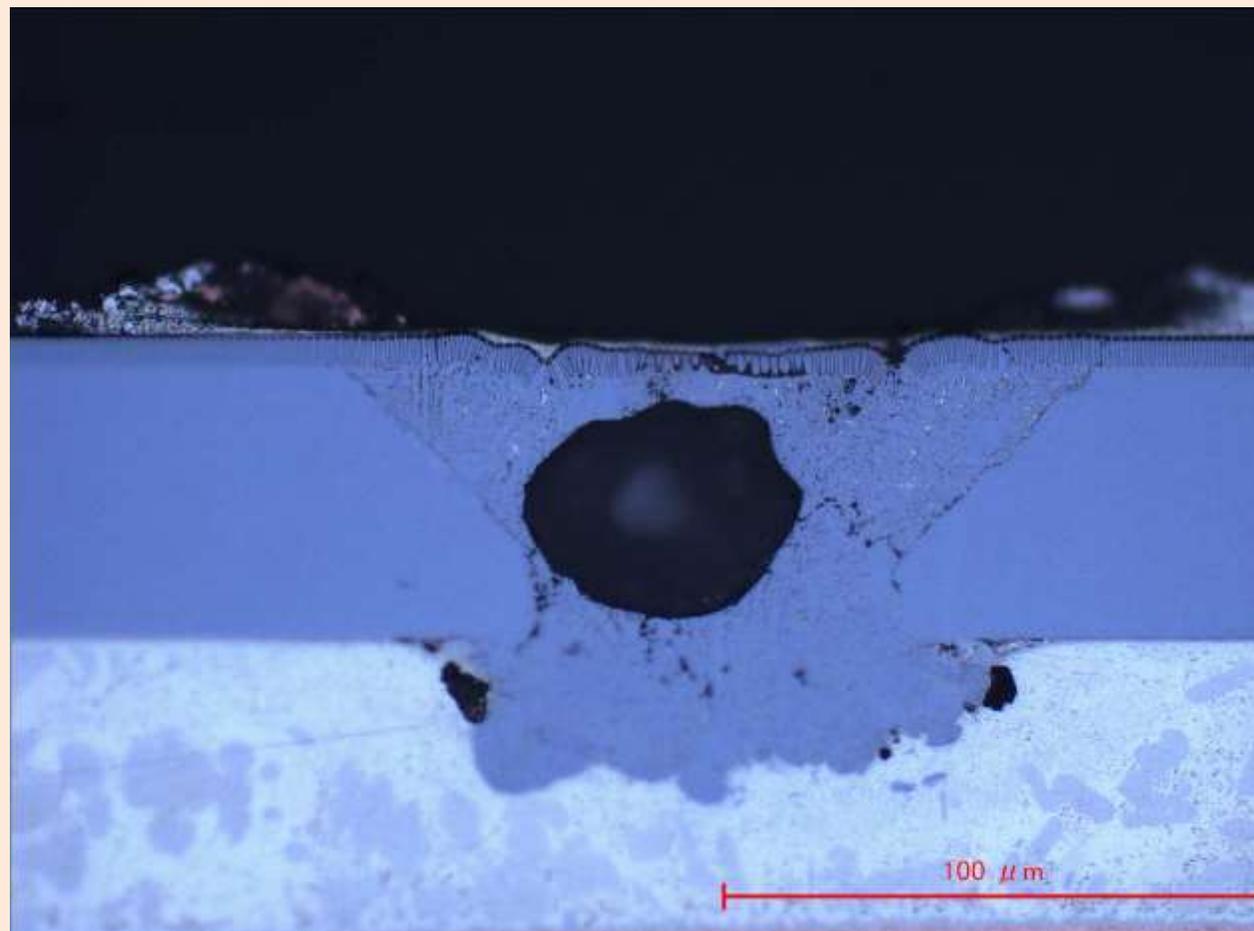
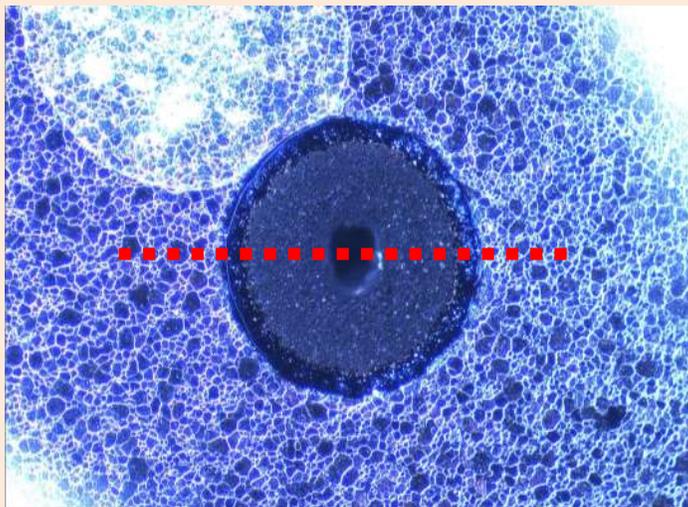


拡大像 (暗視野)



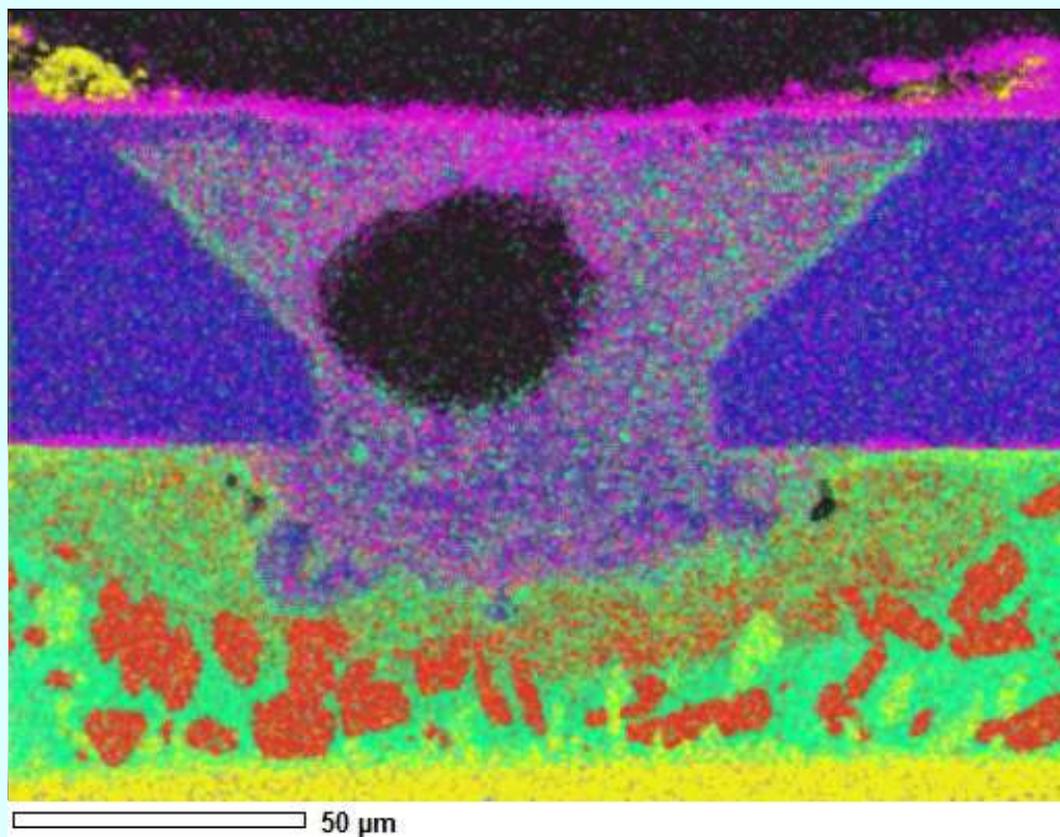
断面研磨 (断面観察)

外観

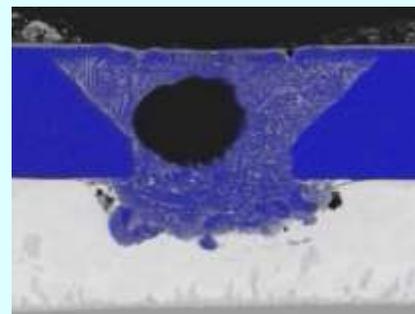


FE-SEM/EDSによる断面解析

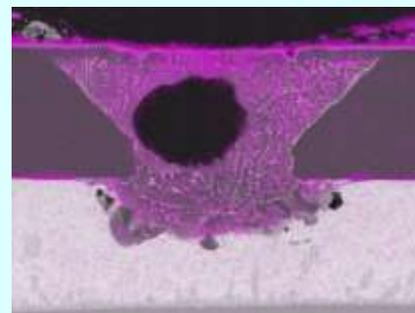
EDS



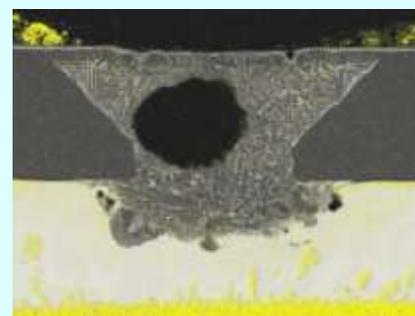
Si



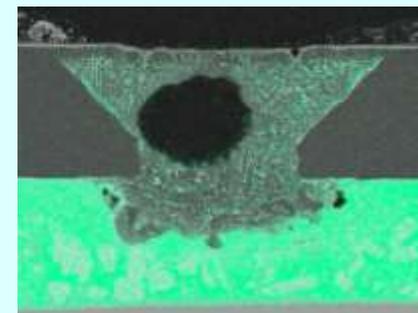
Al



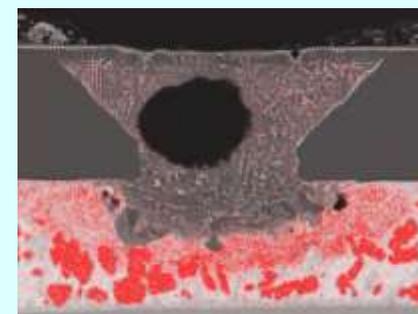
Cu



Sn



Ag

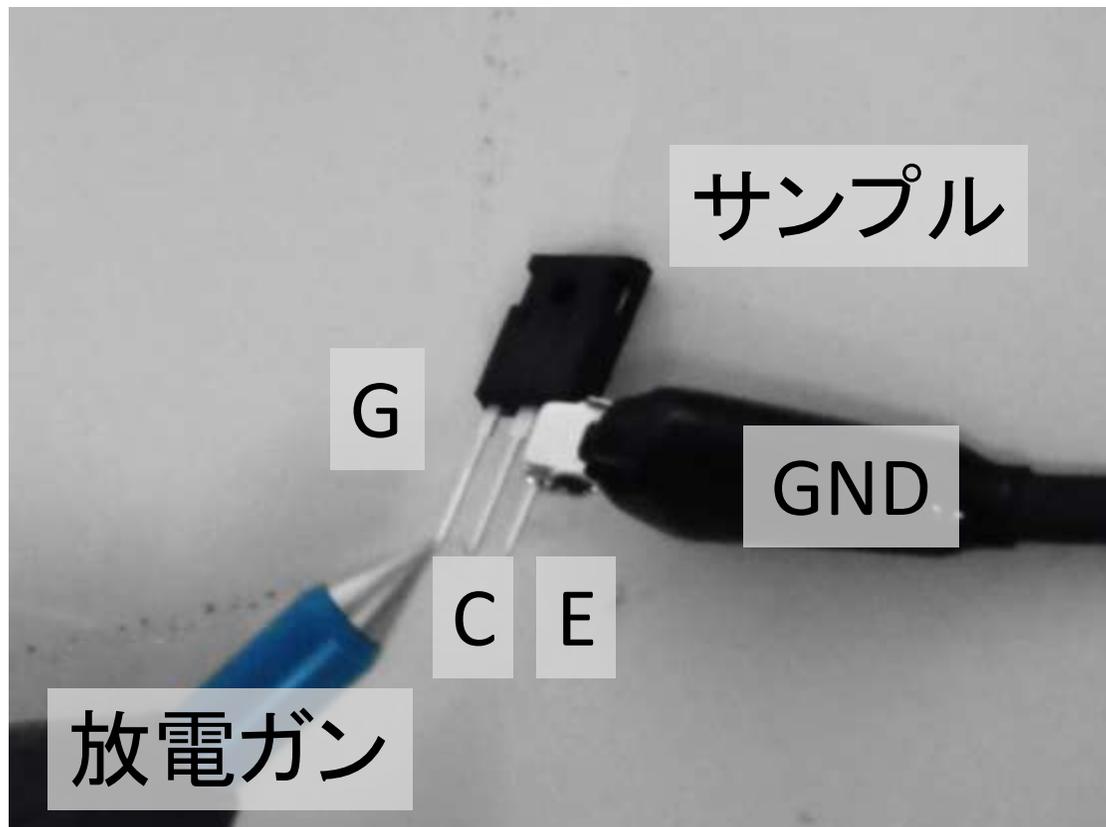


EOS破壊試験のまとめ

- **EOS破壊を起こす回路・条件を作り出し、故障箇所特定、断面解析を行った。**
- 非破壊検査により破損部の箇所を特定できた。
- 薬液開封し、光学的にチップ表面を観察したところ、
熱的破壊に特徴的な丸型の破損部がチップ中央付近に確認された。
- 断面研磨を行い、光学顕微鏡・SEM観察、元素マッピングを行うことで
熱的破壊がどのように起きているのか考察することができた。

ESD破壊品の故障解析

ESD破壊サンプルの作製



放電抵抗: 330Ω IEC-61000-4-2
コンデンサ容量: 150pF

サンプル	抵抗値 Ω_{G-E}	破壊試験条件
A	8.5 Ω	200V1回、500V1回 1kV 5回、5kV 5回
B	7 Ω	5kV 1回、5kV 2回
C	0.9 k Ω	2.5kV 5回
D	10.9 Ω	10kV 5回

電気的特性の測定

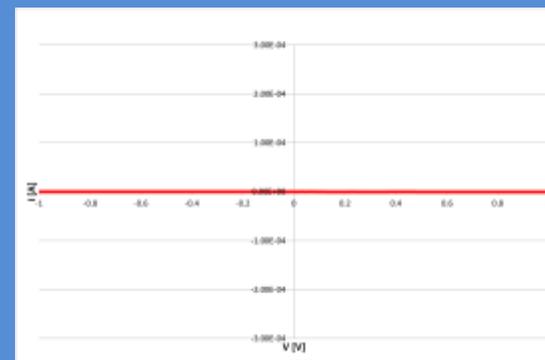
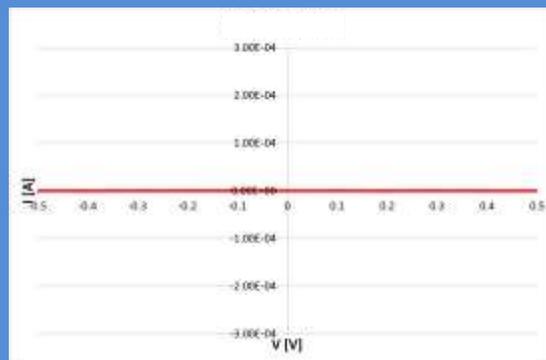
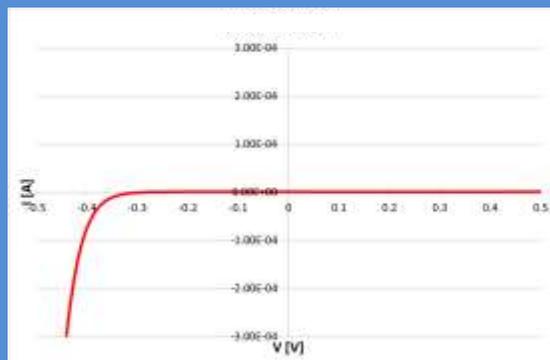
電気的特性

C - E間

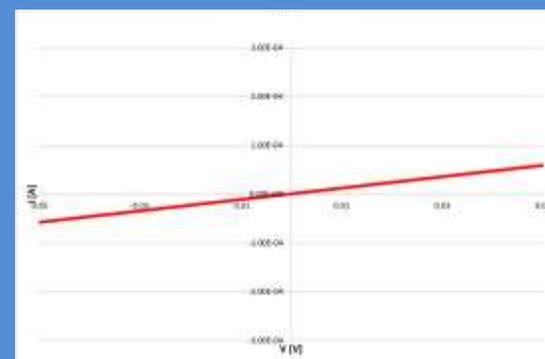
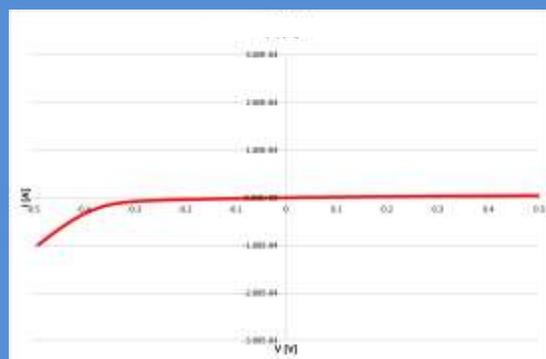
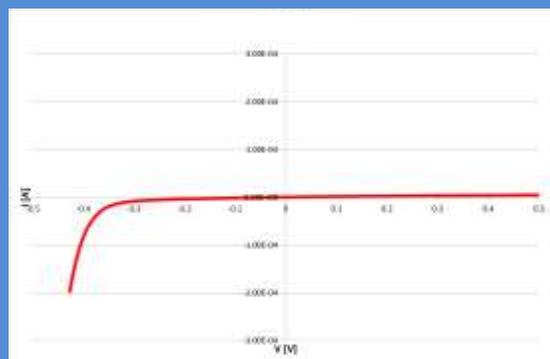
C - G間

G - E間

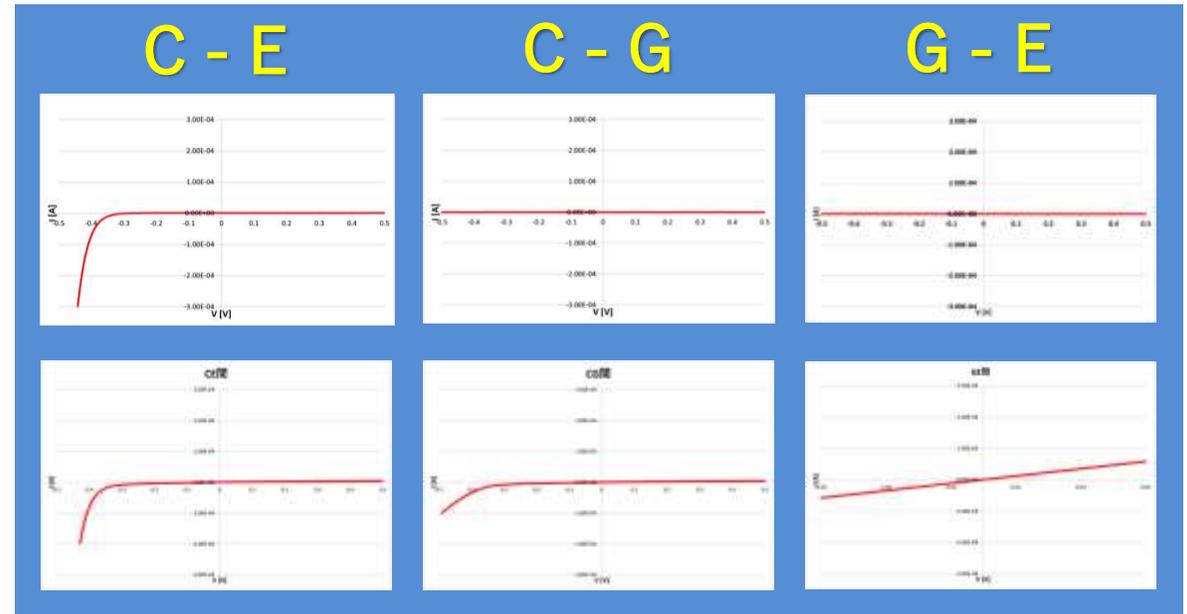
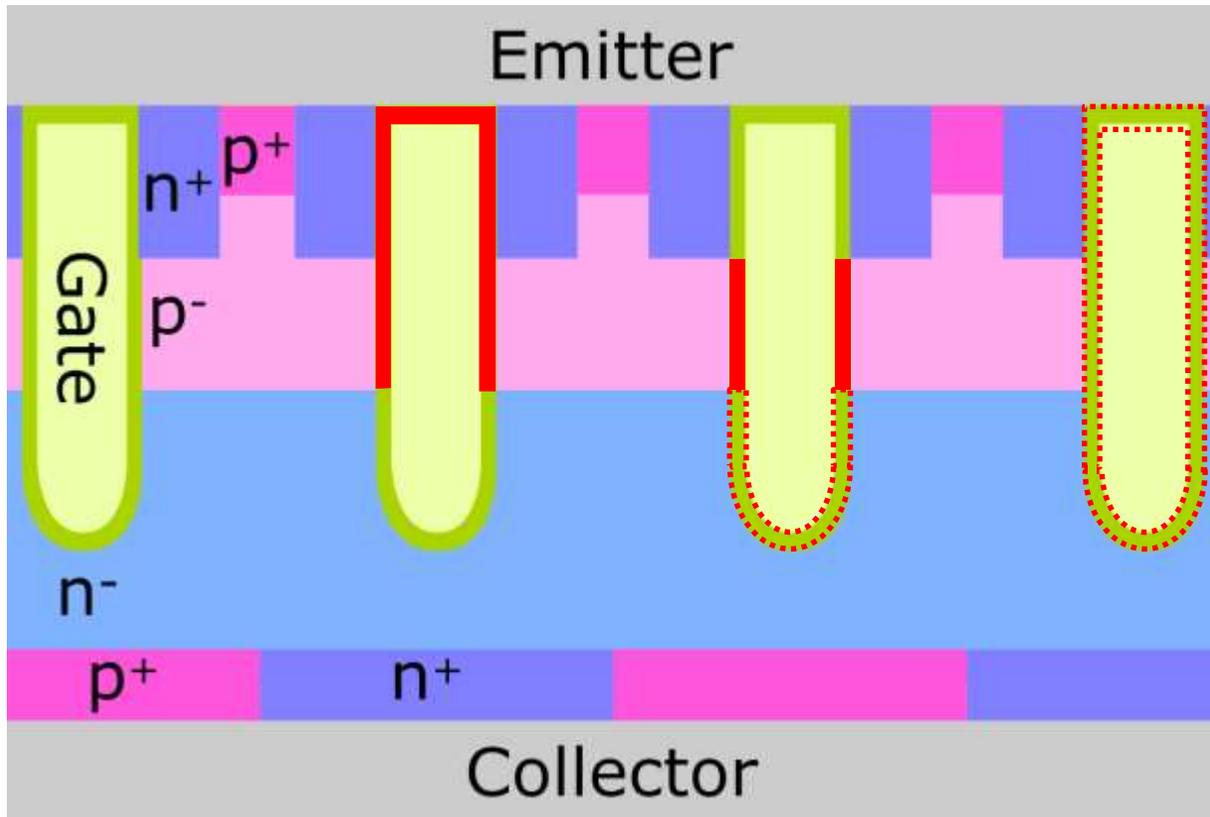
良品



破壊品



破壊箇所の推定



n-層、p-層
等含めて
少し破壊？



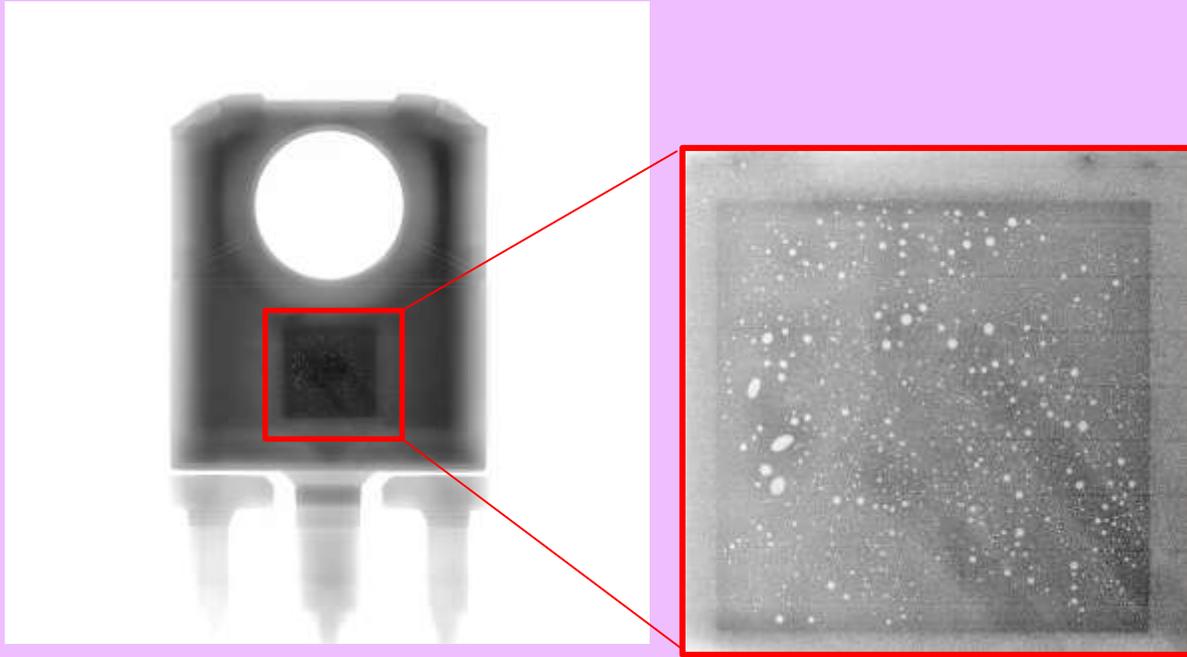
p-層で破壊？
n-層でも
少し破壊？



p-層よりも
上で広く
破壊？

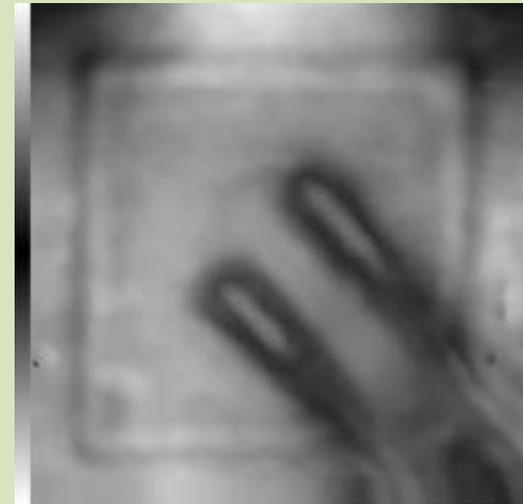
非破壊解析

X線



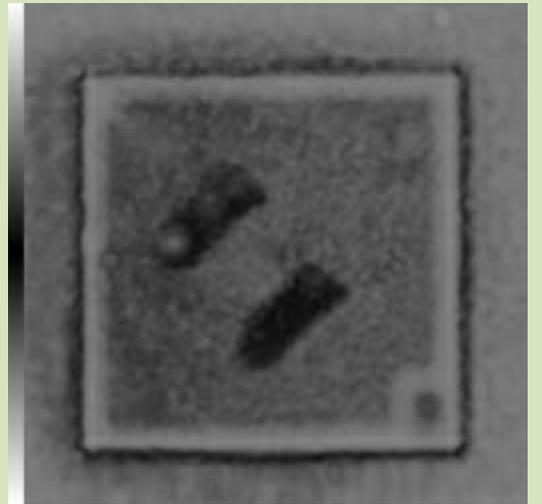
超音波顕微鏡

チップ面



15 MHz

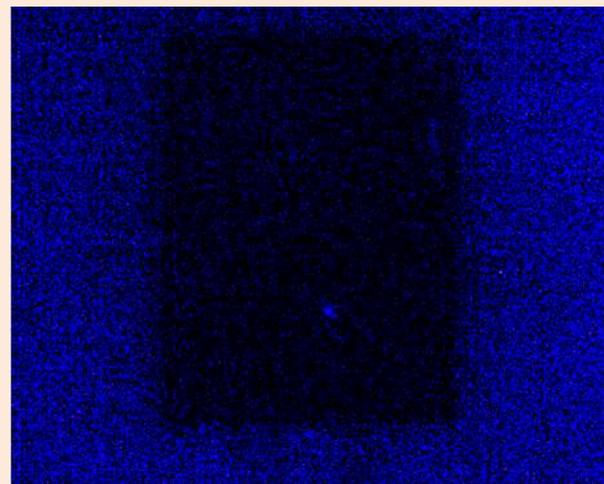
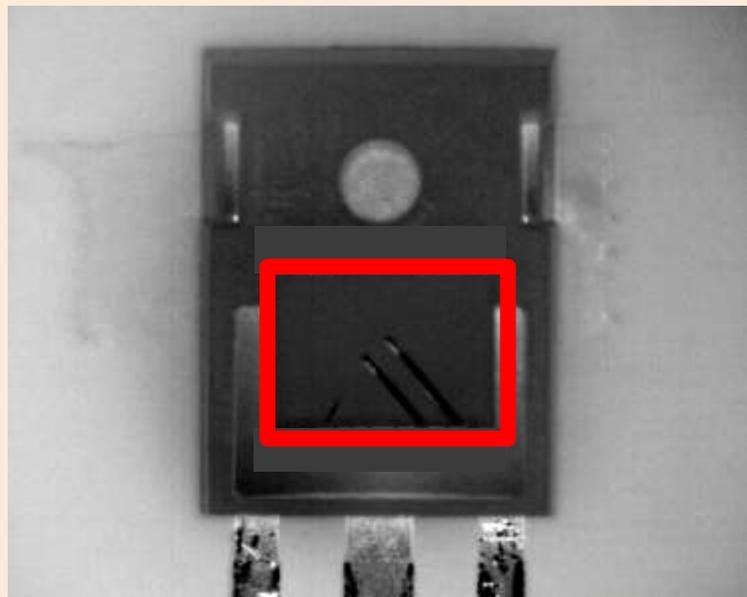
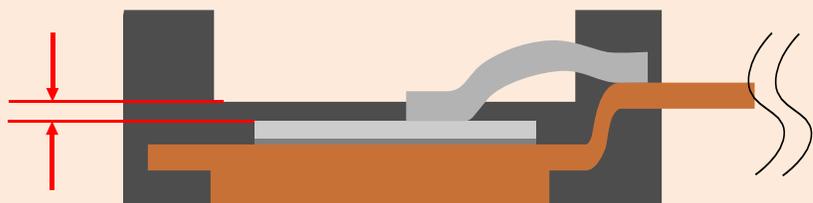
マウント面



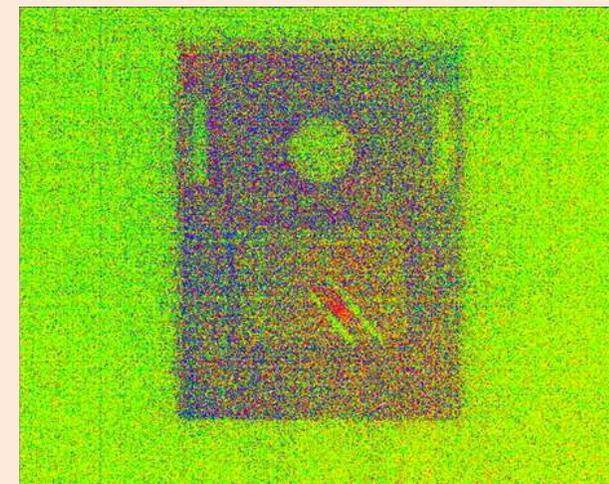
50 MHz

半開封とLITで絞り込み

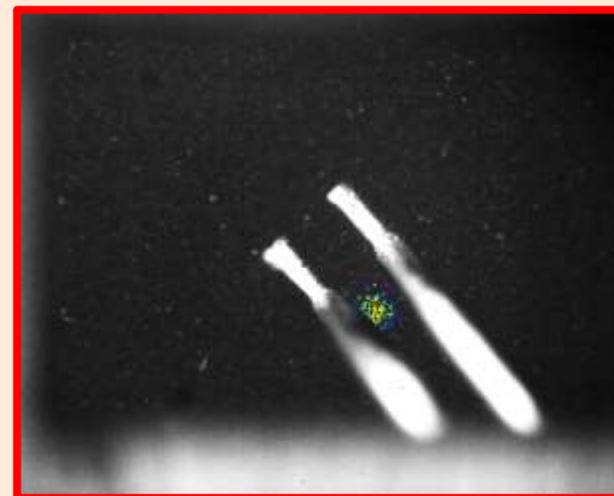
LIT



強度像



位相像



合成像

Al電極まで開封とLITによる確認

外観

モールド樹脂

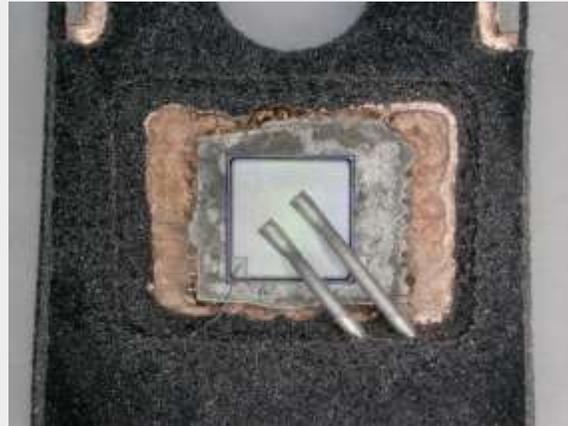
Al

バリアメタル

Si

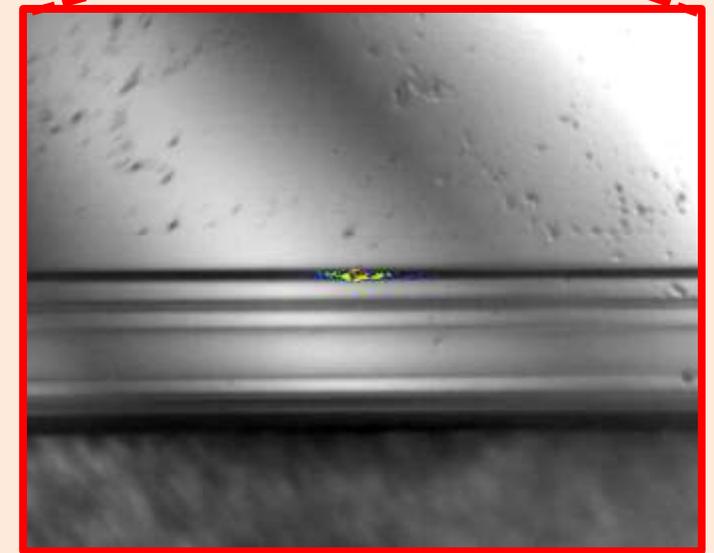
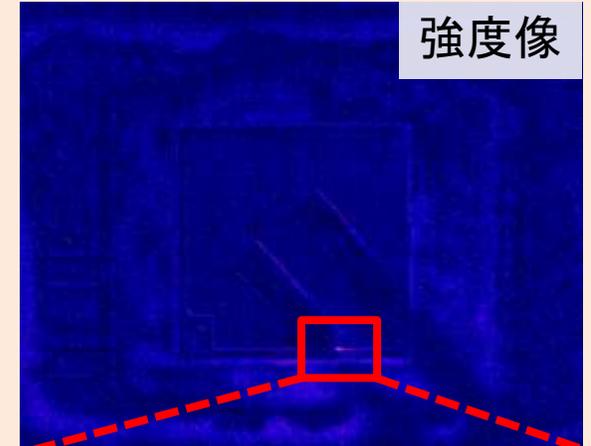
はんだ

Cu



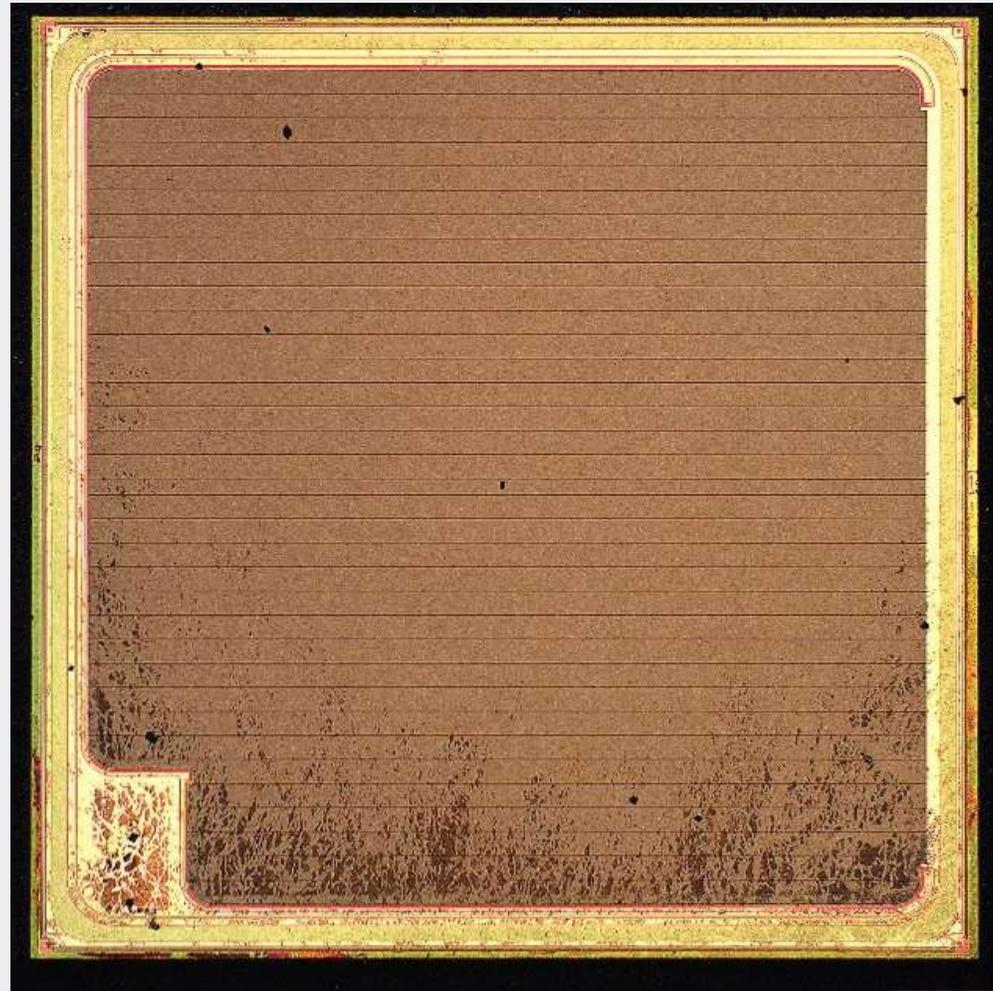
LIT

強度像



開封 (バリアメタルまで)

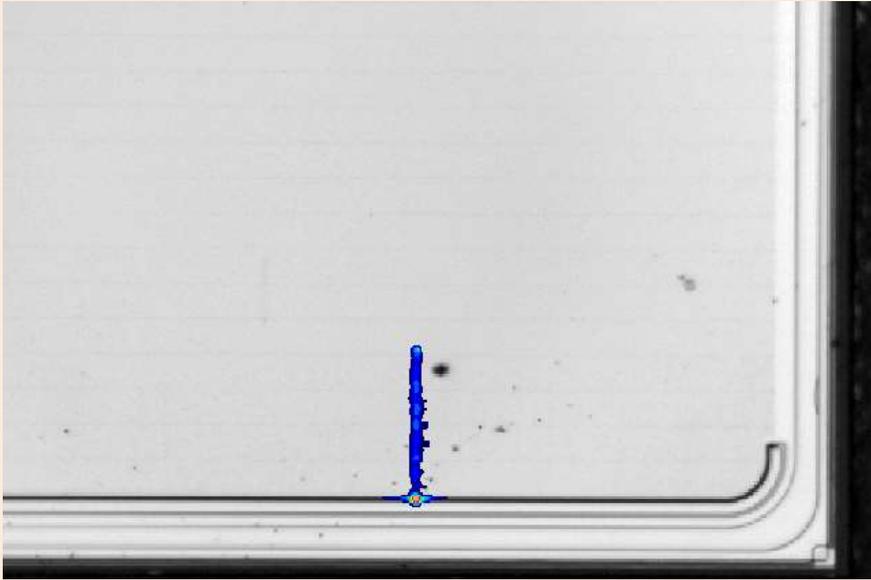
外観



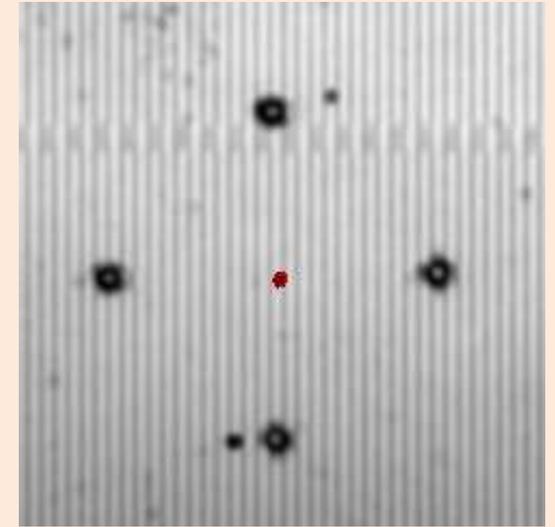
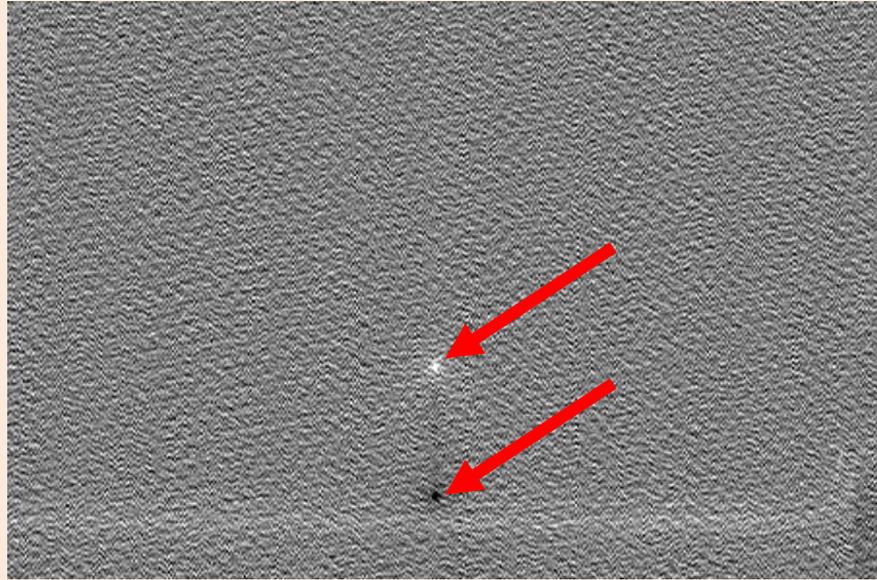
LITとIR-OBIRCH

LIT, IR-OBIRCH

LIT



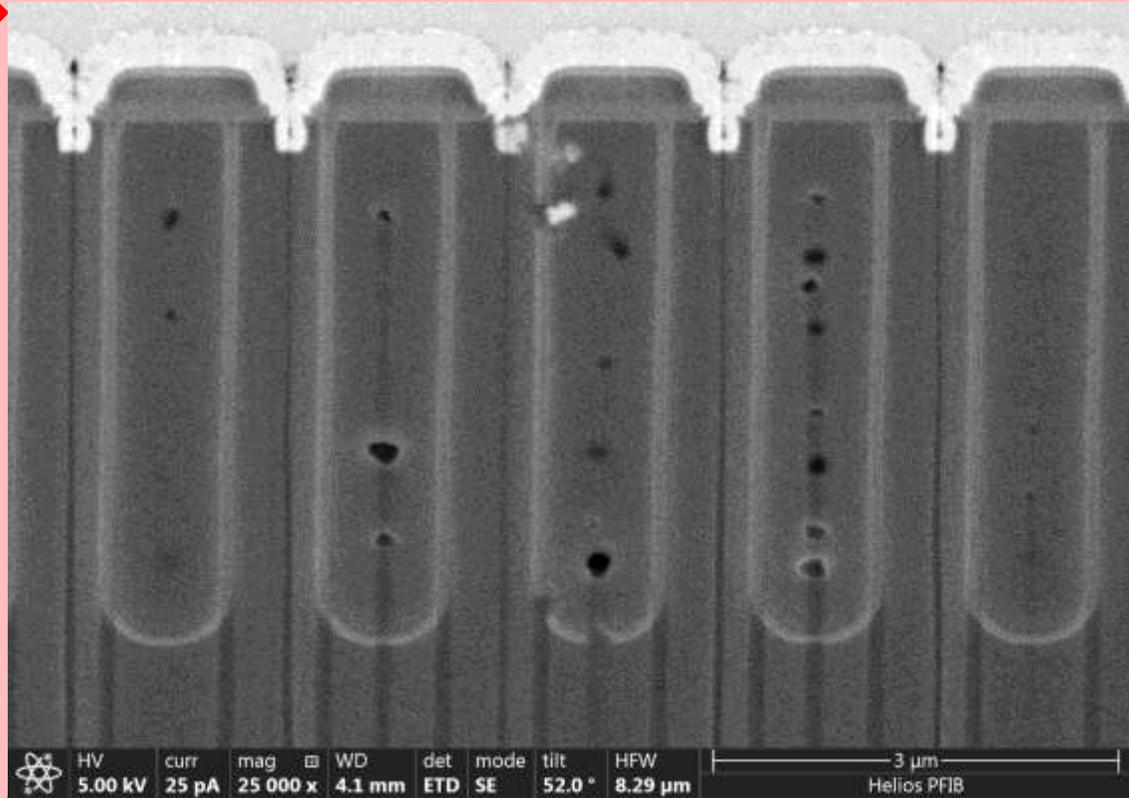
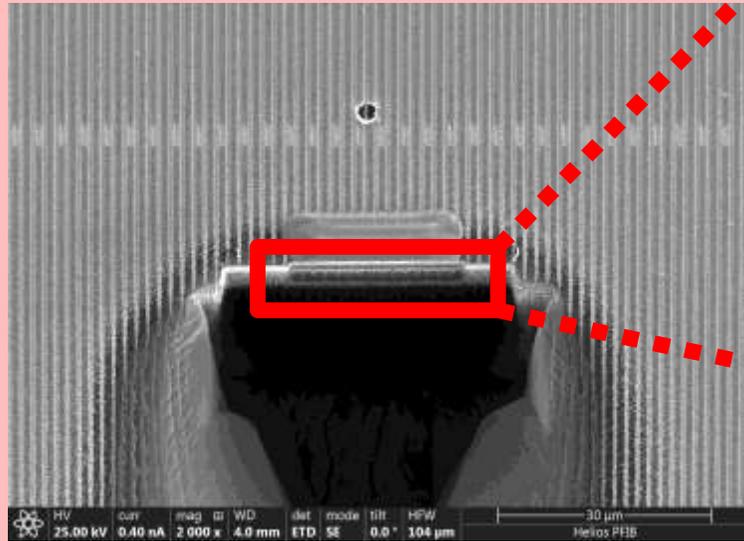
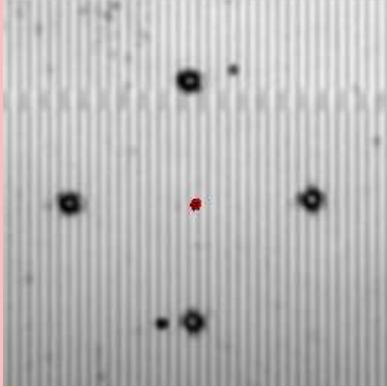
IR-OBIRCH



データご提供：浜松ホトニクス株式会社様

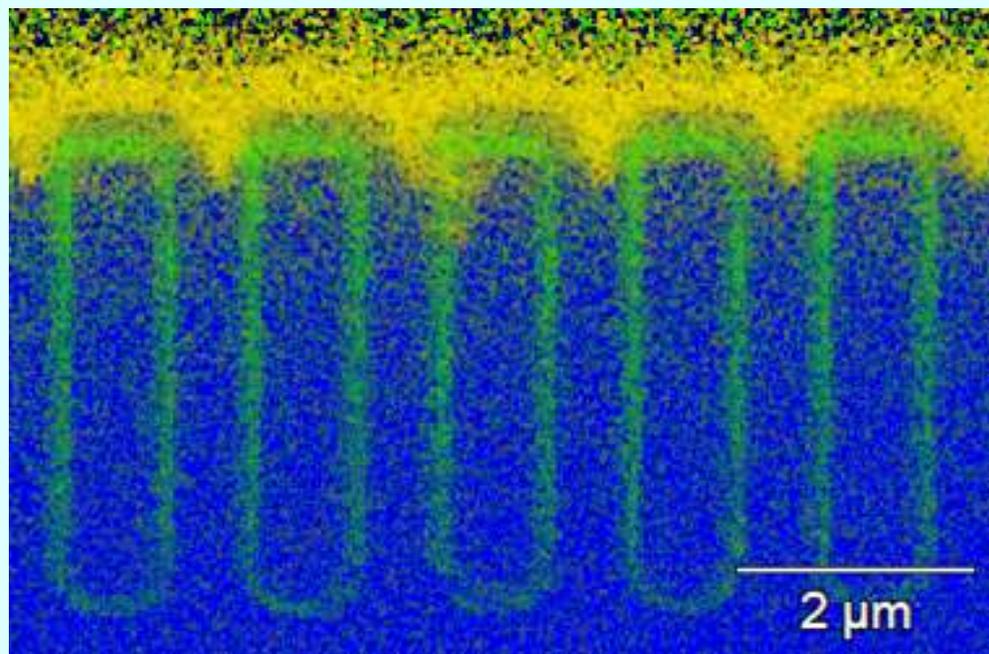
FIBの結果

FIB

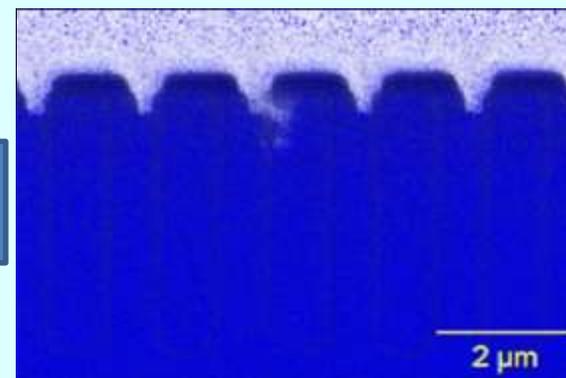


FE-SEM/EDSによる断面解析

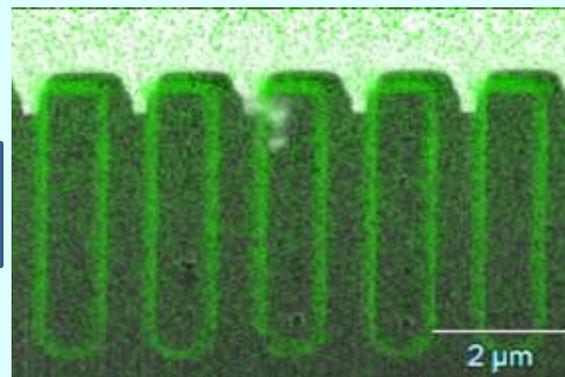
EDS



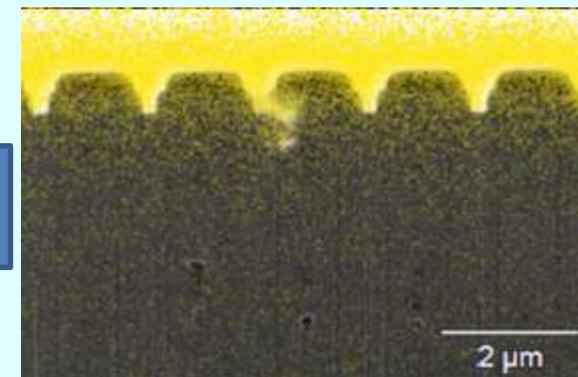
Si



O



W

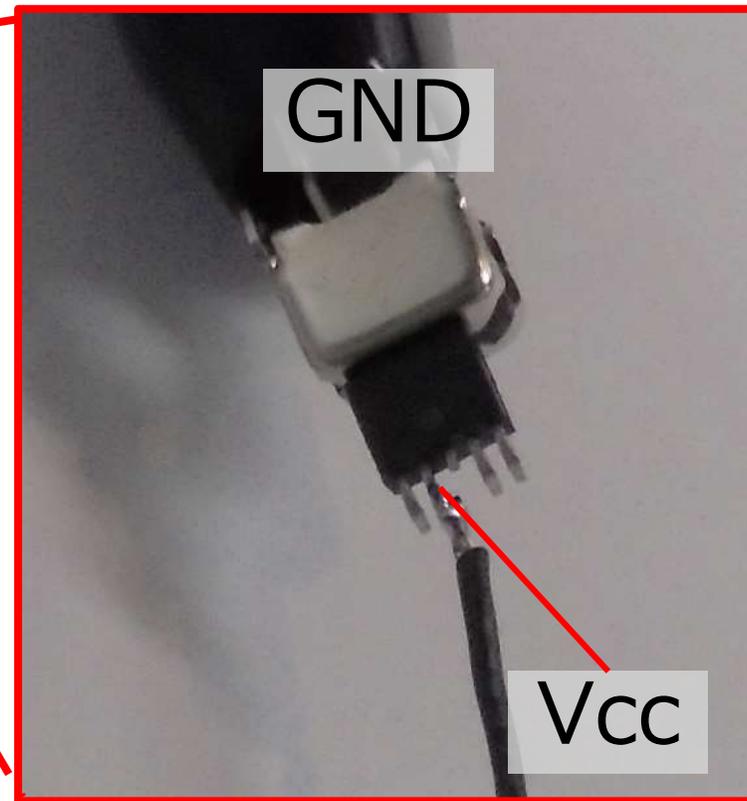
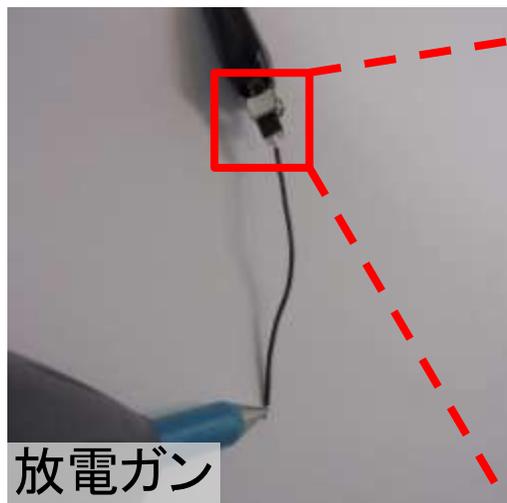
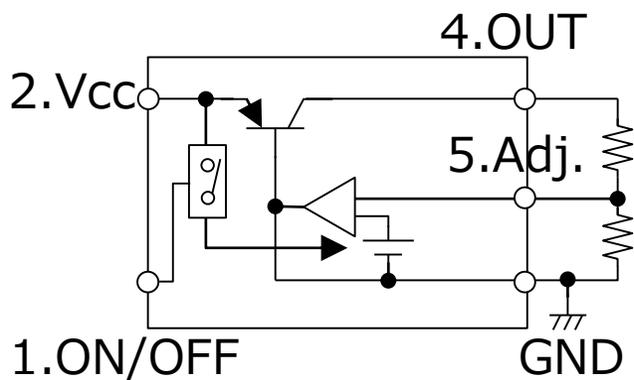
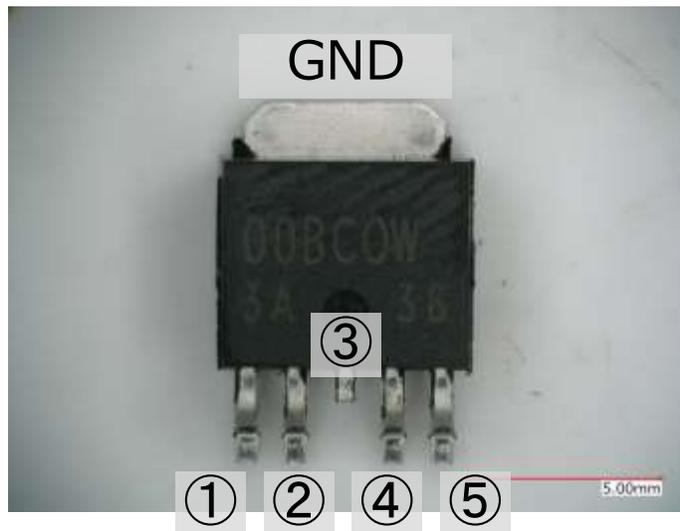


ESD破壊試験（RC-IGBT）のまとめ

- ESD破壊試験によって作製した、
G-E間抵抗値0.9kΩのRC-IGBT（サンプルC）について故障解析を行った。
- モールド樹脂を半開封することで、故障箇所の目星をつけることができた。
- FIBを用いて断面をだし、SEM観察、元素マッピングを行うことで
破壊の状況を考察することができた。

ESD破壊品の故障解析 (リニアレギュレータ)

ESD破壊サンプルの作製



破壊試験条件
30kV 1回

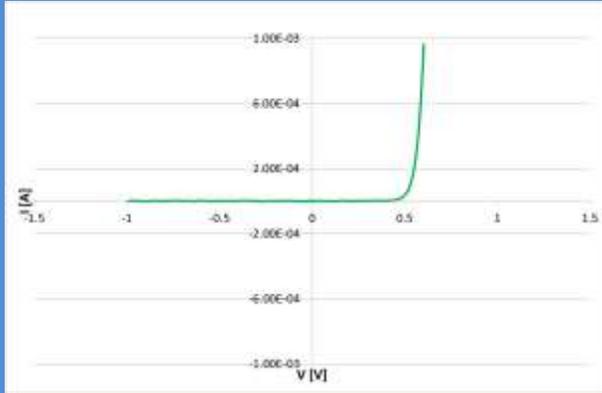
放电抵抗: 330Ω
コンデンサ容量: 150pF

IEC-61000-4-2

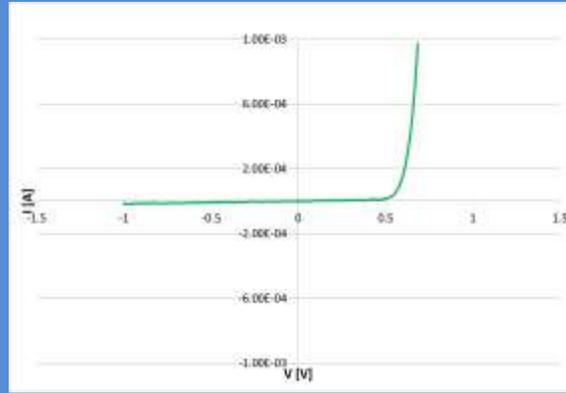
電気的特性 (良品)

電気的特性

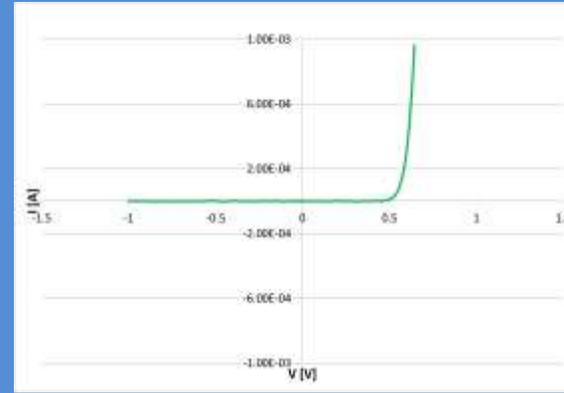
GND-Vcc



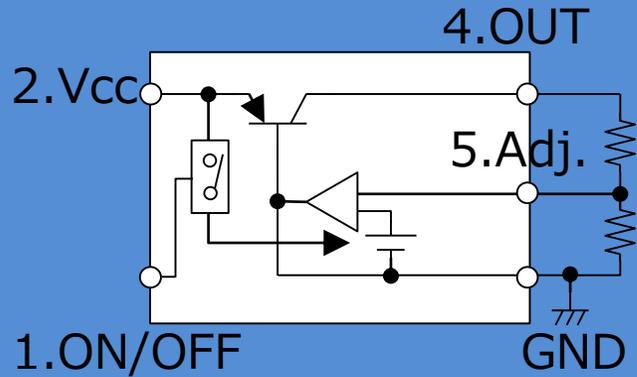
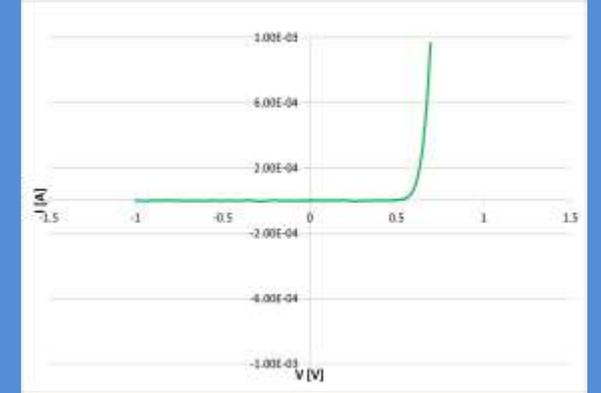
GND-ON/OFF



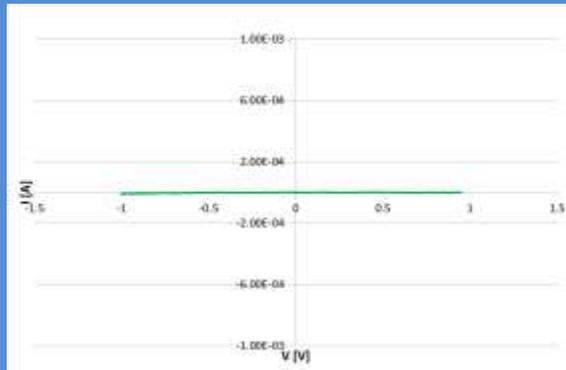
GND-OUT



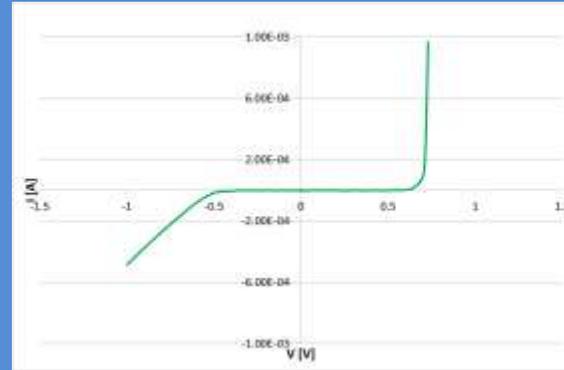
GND-Adj.



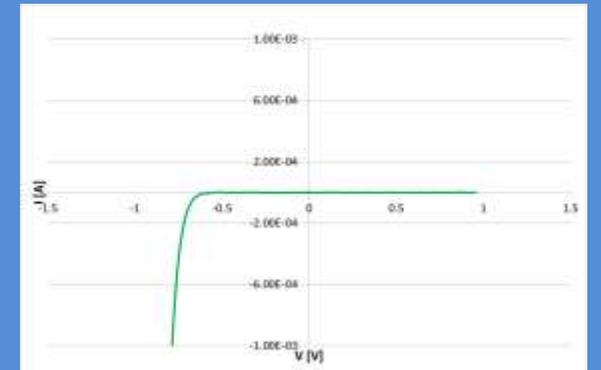
Vcc-ON/OFF



Vcc-OUT



Vcc-Adj.



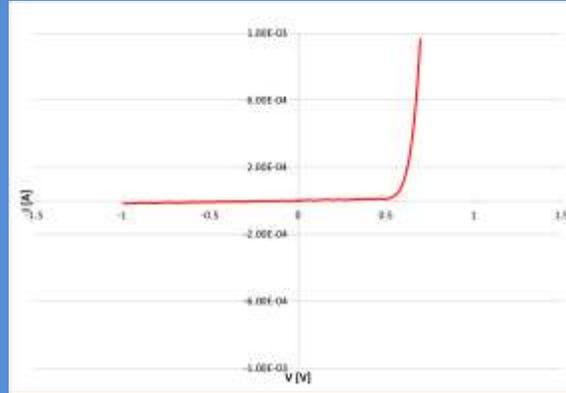
電気的特性 (破壊品)

電気的特性

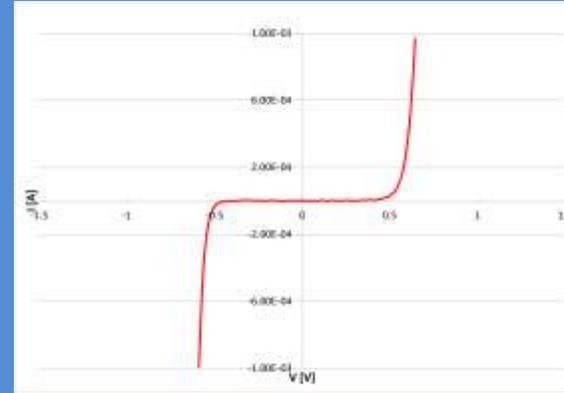
GND-Vcc



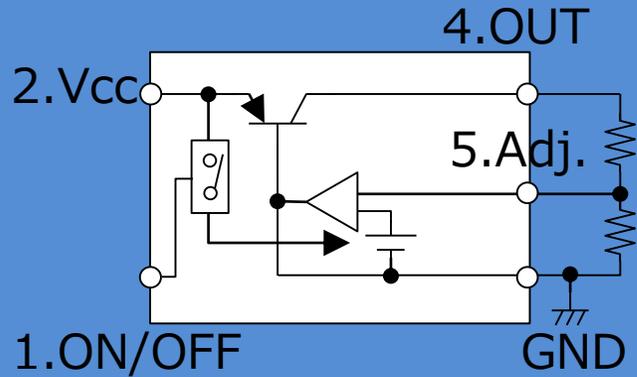
GND-ON/OFF



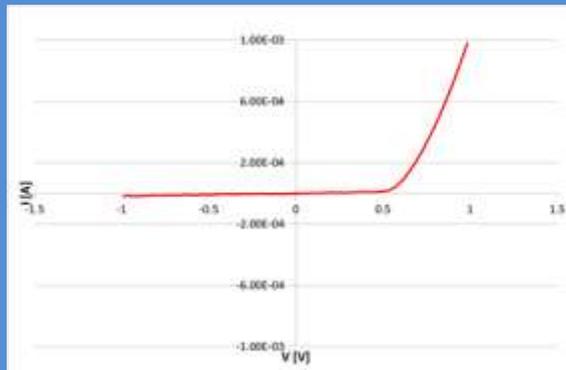
GND-OUT



GND-Adj.



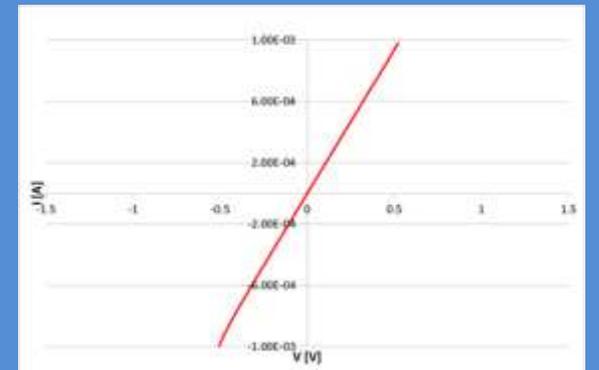
Vcc-ON/OFF



Vcc-OUT



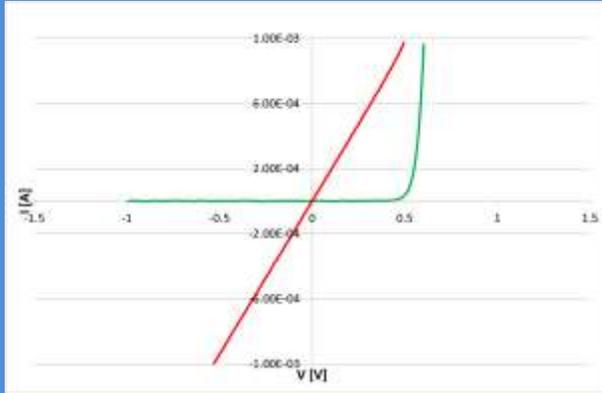
Vcc-Adj.



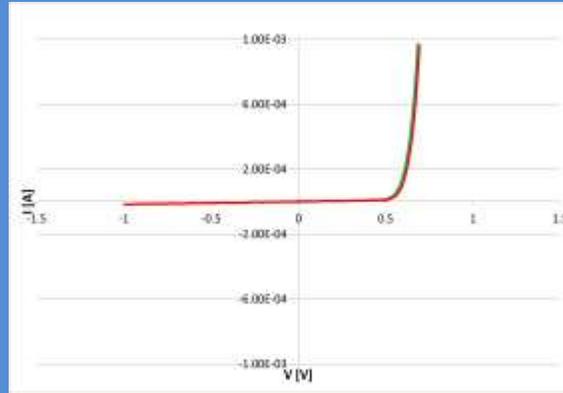
電気的特性 (比較)

電気的特性

GND-Vcc



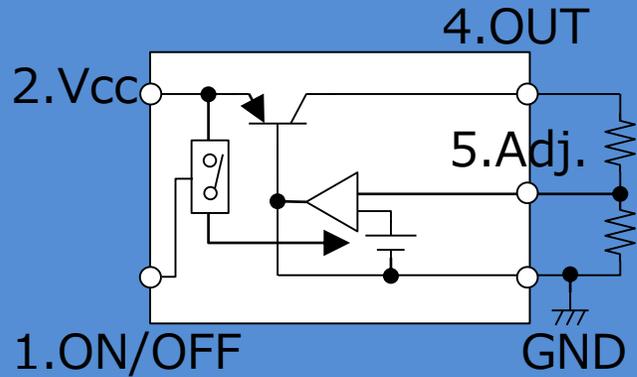
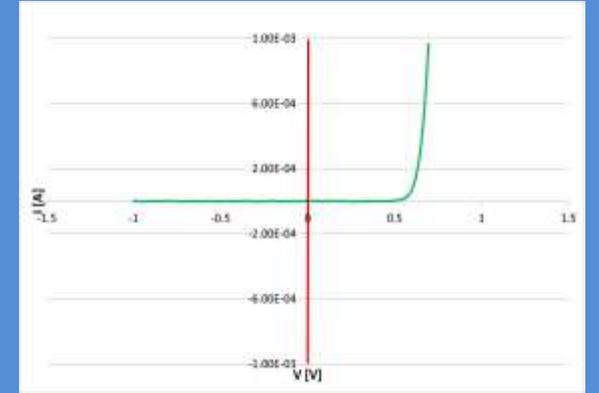
GND-ON/OFF



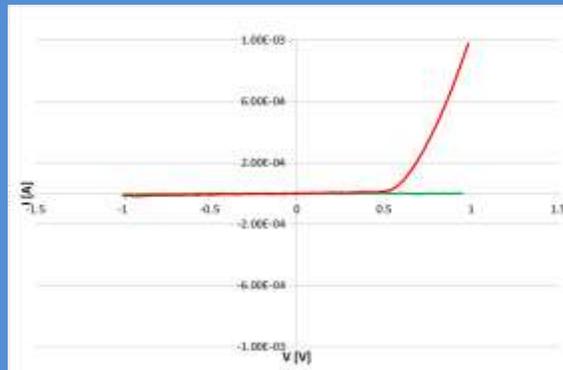
GND-OUT



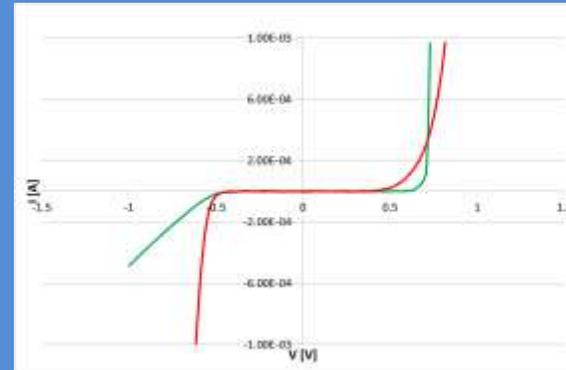
GND-Adj.



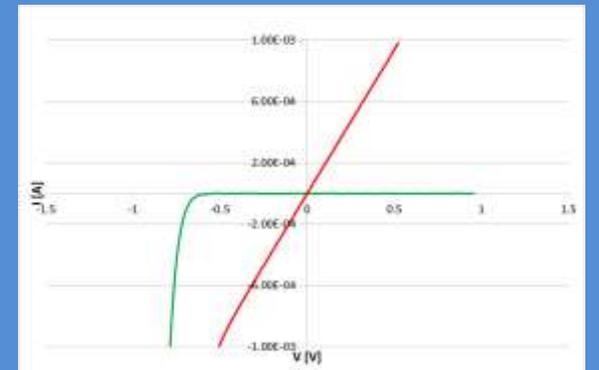
Vcc-ON/OFF



Vcc-OUT

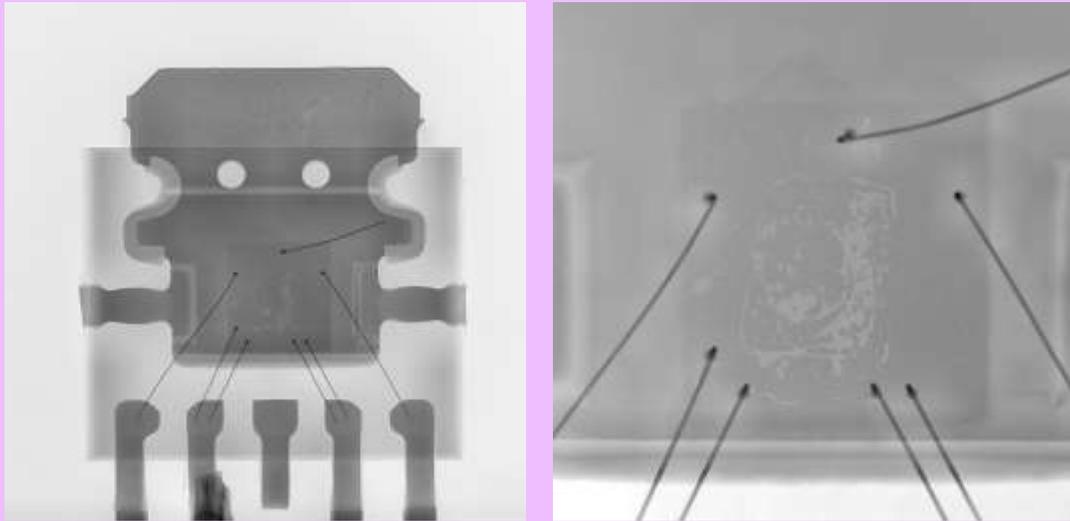


Vcc-Adj.

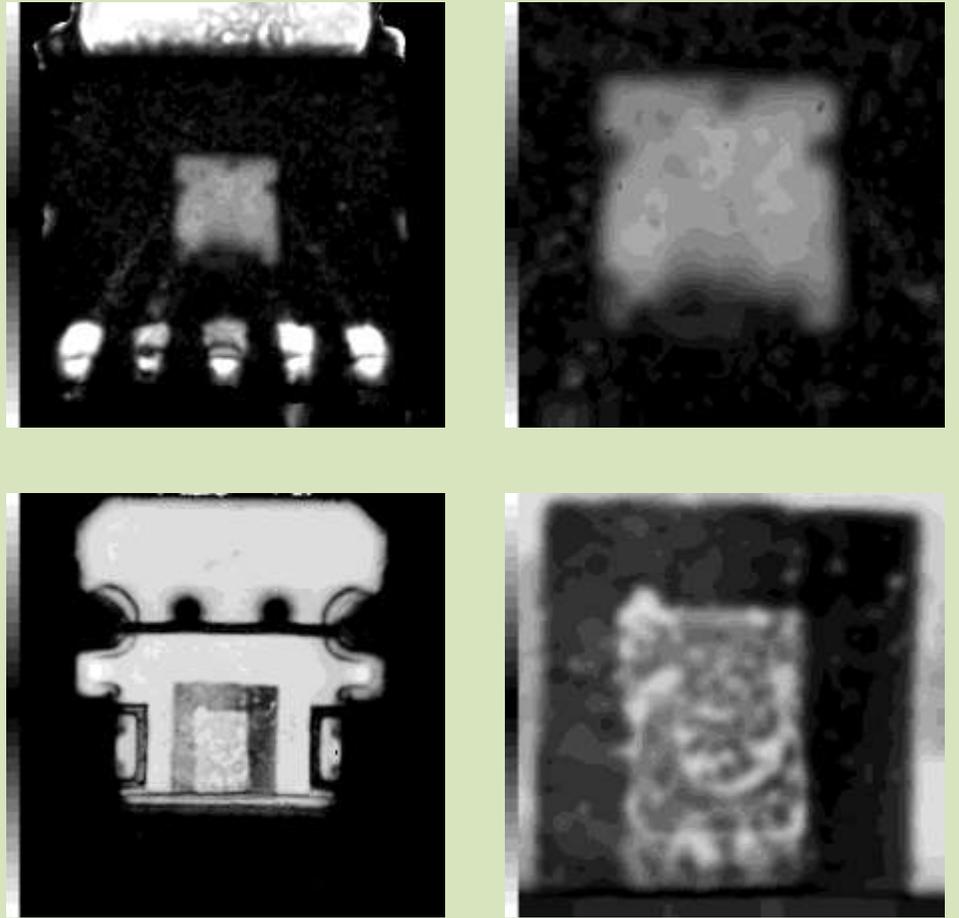


非破壊解析

X線

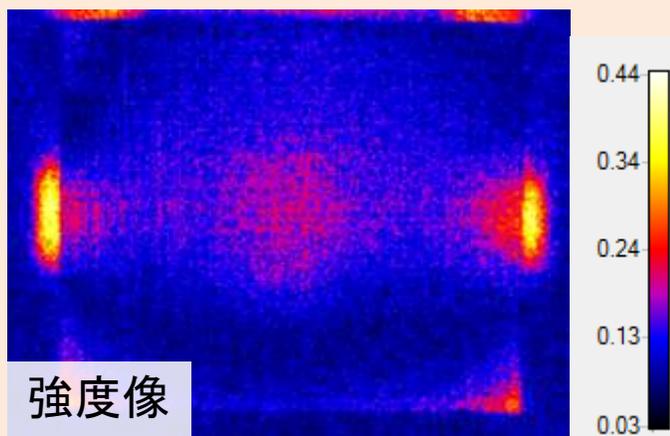
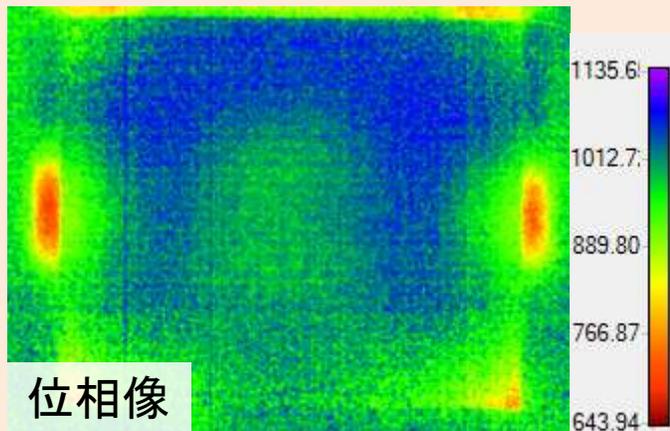
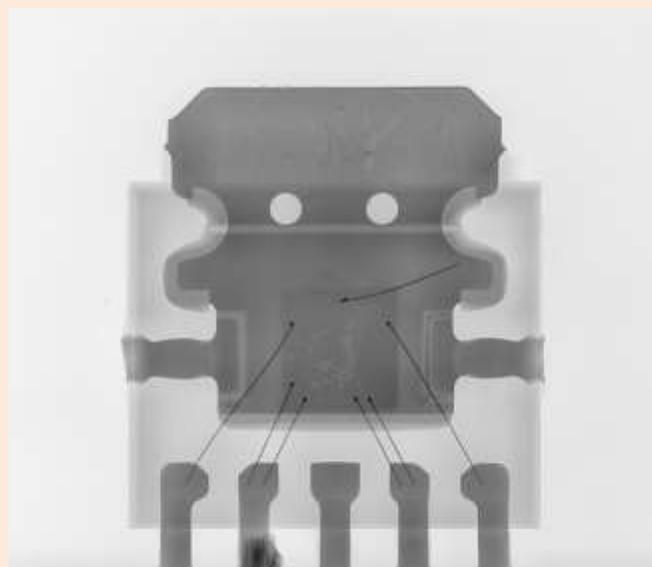


超音波顕微鏡

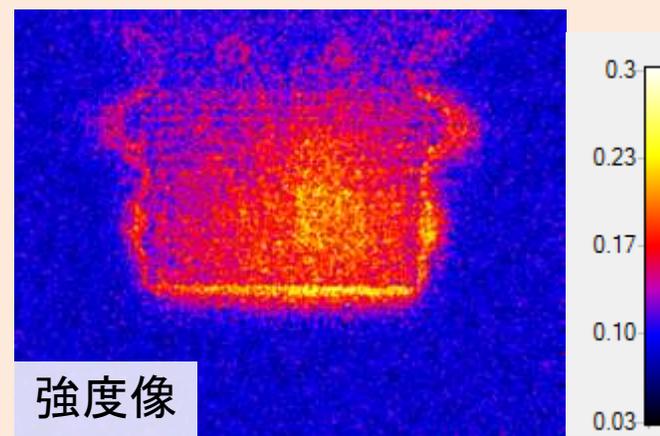
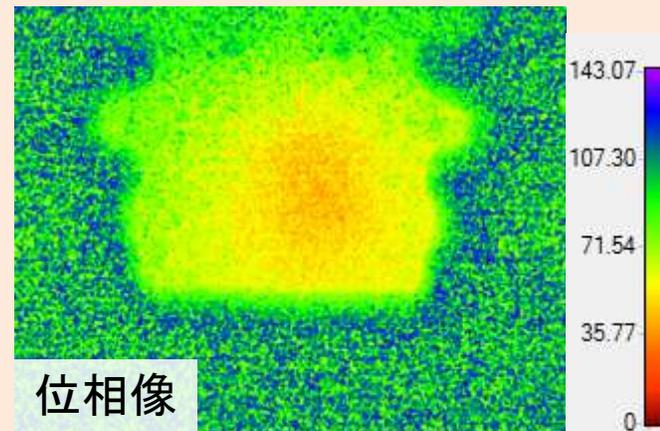


非破壊解析 (LIT)

LIT



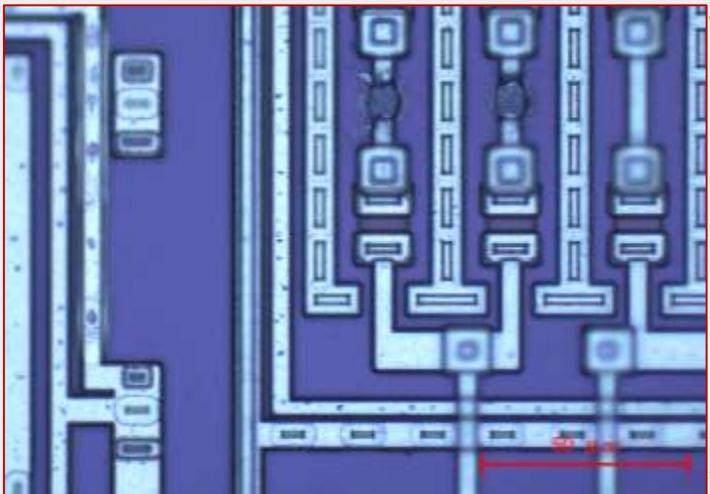
5Hz, 450 μ W, 10min



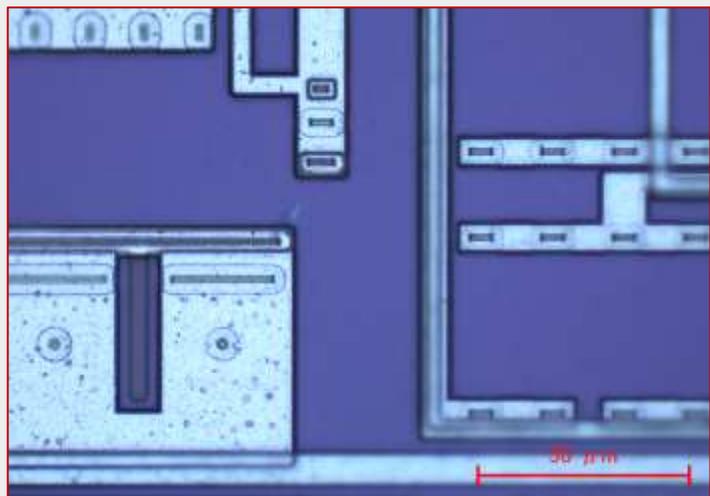
5Hz, 450 μ W, 10min

開封後外觀精査

A



B



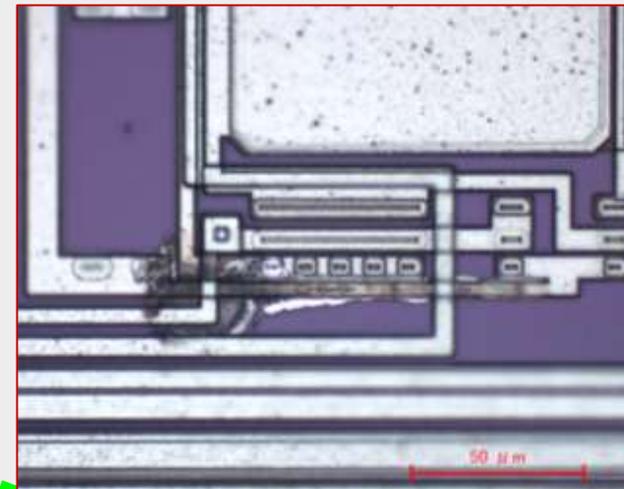
3. GND

1. ON/OFF

5. Adj.

2. Vcc

4. OUT

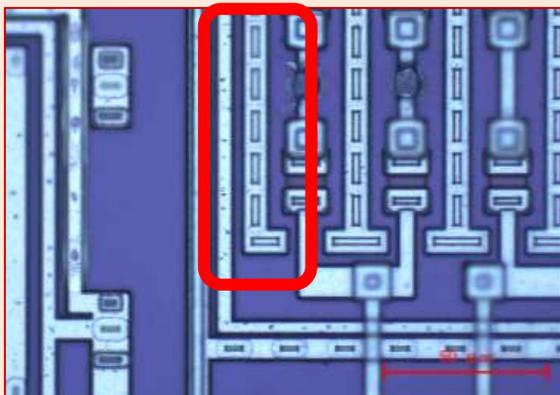


C

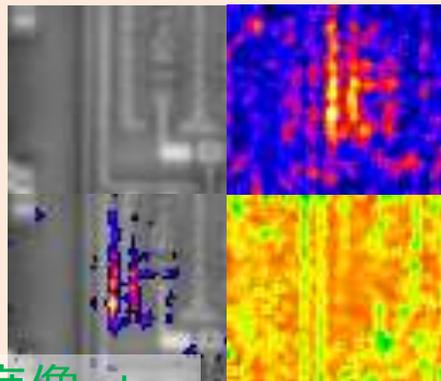
LITによる確認

LIT

A



強度像

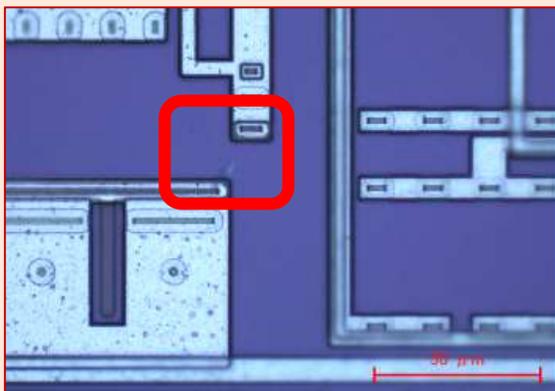


強度像 +
赤外線像

位相像

強度像

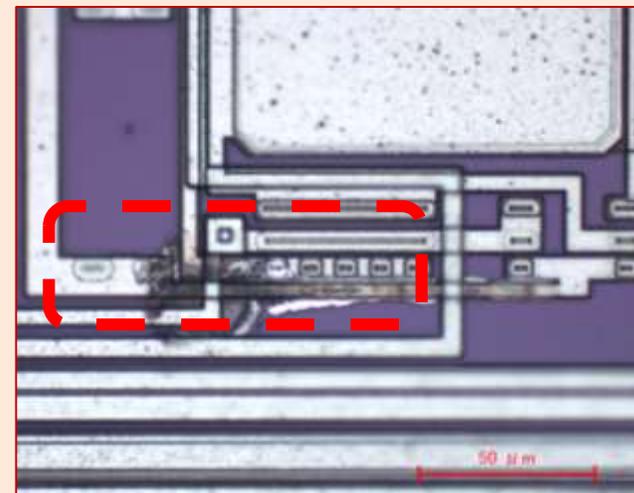
B



強度像 +
赤外線像

位相像

C



ESD破壊品（リニアレギュレータ）のまとめ

- ESD破壊試験によって作製した、
リニアレギュレータ破壊品について故障解析を行った。
- 電気的特性から得られる情報がパワー半導体デバイスよりも多く、
故障個所の絞り込みに役立つ反面、より多くの考察を要する。
- LITを用いることで、故障箇所の特定・確認ができたが、
低抵抗の箇所を発見することに課題があった。

結言

- 最新のIGBTに対してEOS破壊とESD破壊による故障再現実験を行い、破壊の様子を調べることができた。
- 断面研磨やFIBとSEM-EDSによる断面解析によって破壊の状態について考察することができた。
- IC部品との比較も行うことで、IGBTと破壊のされ方の違いを確認する事が出来た。

謝辞

東芝デバイス&テクノロジー株式会社

遠藤幸一様

浜松ホトニクス株式会社

越川一成様

日本バーンズ株式会社

田中和哉様

その他、多くの本研究関係者の皆様に厚くお礼申し上げます。